

課題番号 : F-15-AT-0132
利用形態 : 技術補助
利用課題名(日本語) : デバイスの欠陥解析
Program Title (English) : Defect analysis of devices
利用者名(日本語) : 鈴木淳平
Username (English) : J. Suzuki
所属名(日本語) : DIC 株式会社
Affiliation (English) : DIC Corporation

1. 概要(Summary)

各種デバイスの品質確保のため、素子の欠陥解析は非常に重要といえる。中でも、配線の断線等によるオープン故障や抵抗の増加は、特性に大きく影響を及ぼすと考えられる。

そこで、産業技術総合研究所のナノプロセッシング施設の装置を利用し、各種形状の配線の評価を試みた。

2. 実験(Experimental)

【利用した主な装置】

走査プローブ顕微鏡 [SPM-9600, 9700]
ナノプローバ [N-6000SS]

【実験方法】

デバイスの配線を模して、ガラス基板上に各種の配線を作製した。同試料を、走査プローブ顕微鏡へ導入し、各形状の配線について、ダイナミックモード、位相モードにて観察を行った。

3. 結果と考察(Results and Discussion)

Fig. 1 に、ダイナミックモードで取得した故障箇所の配線の像を示す。濃い茶色の部分がガラス基板の表面、薄い黄色の部分はその上部に形成された配線である。

図中の下部において、配線面積が少なく、断線しかかっている事が分かる。また、配線内の色のムラが、配線の厚みに対応している。断線しかかっている箇所近傍のラインプロファイルを見ると、正常な厚みに対して薄くなっている事が確認され、配線全体での抵抗値変化に相关联している物と予想される。

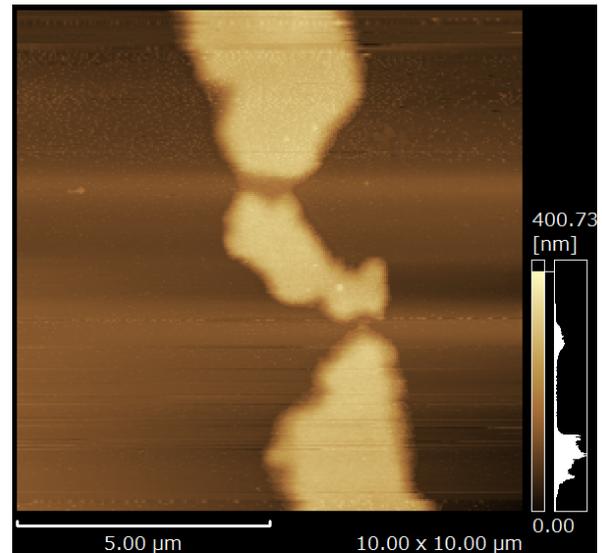


Fig.1 Atomic Force Microscope image of damaged electrode formed on glass substrate

4. その他・特記事項(Others)

・大塚照久様、山崎将嗣様（産業技術総合研究所ナノプロセッシング施設）に感謝いたします。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。