

課題番号 : F-15-AT-0127  
利用形態 : 機器利用  
利用課題名 (日本語) : 厚い電極形成に向けた厚膜レジストを用いたパターニング  
Program Title (English) : Patterning with thick resist for fabricating thick electrode  
利用者名 (日本語) : 谷将広  
Username (English) : M. Tani  
所属名 (日本語) : 技術研究組合 単層 CNT 融合新材料研究開発機構(TASC) グラフェン事業部  
Affiliation (English) : Technology Research Association for Single Wall Carbon Nanotubes  
Graphene division

## 1. 概要 (Summary)

我々は、ロール to ロール技術を適用したマイクロ波プラズマ CVD 法によりグラフェンを短時間で大面積に低温合成できる技術を開発し[1]、この技術を用いた産業応用への展開を目指している。今後は、更なるグラフェン膜の低抵抗化が求められており、電気伝導特性の支配的要因となっているものを探索することは重要である。電気特性評価を行う上で、厚みの厚い電極を作製することができれば、各種電気伝導特性評価は非常に簡便になる。そこで本研究では、厚い電極を作製するための厚膜レジストを用いたパターニングが可能かどうかを検証した。

## 2. 実験 (Experimental)

### 【利用した主な装置】

- ・スピンドクター ・コンタクトマスクアライナ
- ・ホットプレート

### 【実験方法】

SiO<sub>2</sub>/Si 基板(持ち込み試料)に対して、通常の半導体プロセスを用いたパターニングを行った。具体的には、厚膜ポジ型レジストである PMER P-HA1300PM を基板上に塗布(スピンドコート)を行い、その後コンタクトマスクアライナ装置を用いてレジストにパターンを形成した。なお、スピンドコートの条件は 2500rpm 30 秒である。本研究では、コンタクトマスクアライナ装置の露光時間の条件出しを行い、条件の最適化を図った。

## 3. 結果と考察 (Results and Discussion)

現像後のレジストパターニングの光学顕微鏡写真を示しており(Fig. 1)、露光時間は、それぞれ(a)20sec (b) 15sec である。露光時間が 20sec の場合は、パターンが崩れている様子が確認できる。一方、露光時間が

15sec の時は、綺麗にレジストパターニングが行えている様子が確認できる。これらの結果から、本コンタクトマスクアライナ装置を用いる場合、露光時間は 15sec が最適であった。なお、露光時間が 5sec の場合、パターンはほとんど空いていなかった。

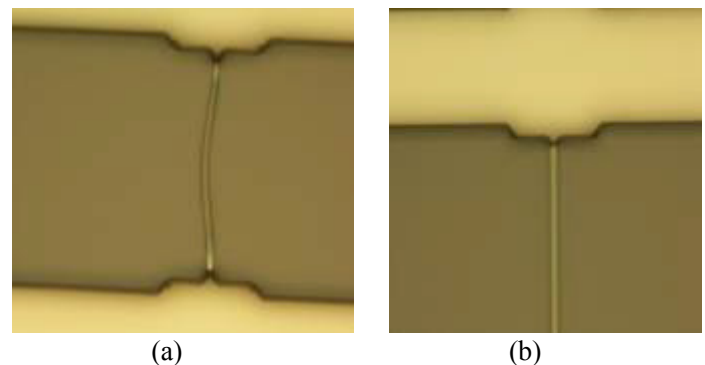


Fig. 1. Metal microscope image of the resist pattern after development (a)20sec, (b)15sec.

## 4. その他・特記事項 (Others)

### 参考文献

[1] T. Yamada et al, Carbon. 50, 2615, (2012).

### 共同研究者

沖川侑揮

産業技術総合研究所 ナノ材料研究部門

## 5. 論文・学会発表 (Publication/Presentation)

なし。

## 6. 関連特許 (Patent)

なし。