

課題番号 : F-15-AT-0120  
利用形態 : 技術代行  
利用課題名(日本語) : グラフェンの電気特性評価  
Program Title (English) : Electrical property measurement of graphene  
利用者名(日本語) : 井福亮太  
Username (English) : Ryota Ifuku  
所属名(日本語) : 東京エレクトロン株式会社  
Affiliation (English) : Tokyo Electron Ltd.

## 1. 概要(Summary)

グラフェンは炭素六員環構造に由来する特異なバンド構造を持ち、非常に高いキャリア移動度を有する<sup>[1]</sup>。近年、新しい電子デバイス材料の一つとして注目されており、CVD 合成法をはじめとした大面積でのプロセス開発が進められている。本課題では、グラフェンの電気特性評価用の素子形成に向けて、絶縁膜基板に転写した単層グラフェン上でフォトリソのテストパターンを作製した。

## 2. 実験(Experimental)

### 【利用した主な装置】

スピコーター  
ホットプレート  
マスクレス露光装置  
有機ドラフトチャンバー  
レーザー顕微鏡

### 【実験方法】

SiO<sub>2</sub>(100 nm)/p<sup>+</sup>-Si 上に金属触媒上で CVD 合成を行った単層グラフェンを転写した基板を準備した。有機溶媒で洗浄前処理後、フォトリソ(AZ5214E)を塗布・ベークし、マスクレス露光装置を用いてレジストを感光させた。続いて現像・リンスのプロセスを施してテストパターンを得た。作製したパターンは光学・レーザー顕微鏡で観察した。

なお、上記の全ての装置は国立研究開発法人 産業技術総合研究所 ナノプロセッシング施設の共通機器である。

## 3. 結果と考察(Results and Discussion)

単層グラフェン/SiO<sub>2</sub>/Si 基板上で作製したレジストパターン像を Fig. 1 に示す。グラフェン/SiO<sub>2</sub> 基板界面はファンデル・ワールス力のみで密着しているため、基板から剥離しやすい。レジスト塗布・ベーク・現像・リンスの各工程

を最適化することでパターンだけでなく周囲のグラフェンも基板に残したまま数  $\mu\text{m}$ ~数十  $\mu\text{m}$  のテストパターンを作製することに成功した。一方で、グラフェン/有機フォトリソ界面は密着性が高いためパターン倒れが発生しにくい。グラフェン表面にフォトリソ残渣が残存しやすい。レジスト残渣はグラフェンの電気伝導特性を劣化させてしまうだけでなく、エッチング等の加工処理特性に影響を与える。今後、プロセス条件の最適化によって改善する必要がある。

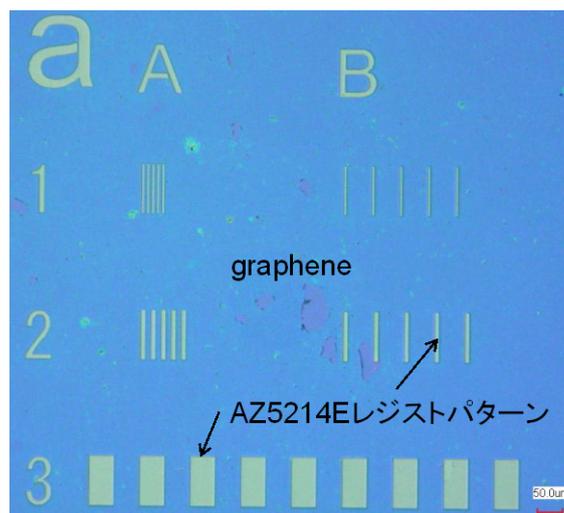


Fig. 1 SEM images of AZ5214E patterns on graphene/SiO<sub>2</sub> substrate.

## 4. その他・特記事項(Others)

参考文献

[1] A. K. Geim *et al.*, *Nature Mat.*, **6** (2007)

## 5. 論文・学会発表(Publication/Presentation)

なし。

## 6. 関連特許(Patent)

なし。