

課題番号 : F-15-AT-0049
 利用形態 : 技術代行
 利用課題名(日本語) : ハイブリッド対向スパッタによるリフトオフプロセス ITO 成膜
 Program Title (English) : Lift-Off process of ITO thin films fabricated using hybrid facing target sputtering
 利用者名(日本語) : 諸橋信一
 Username (English) : S. Morohashi
 所属名(日本語) : 山口大学大学院理工学研究科
 Affiliation (English) : Graduate school of Eng., Yamaguchi University

1. 概要(Summary)

フィルムベースエレクトロニクス用電子デバイス作製のために、山口大学大学院理工学研究科諸橋信一によって開発された低ダメージ・高速堆積を特徴とするハイブリッド対向スパッタ^{1,2)}による、ITO 透明導電膜をパターンニングされたレジスト上に成膜し、(a)リフトオフプロセスができるかどうかの検討、(b)リフトオフプロセスによる微細パターン ITO 薄膜の、デバイスパラメーター評価装置の4探針測定による室温での電気的評価を行う。

2. 実験(Experimental)

【利用した主な装置】

触針式段差計、デバイスパラメーター評価装置、短波長レーザー顕微鏡(OLS-4100)

【実験方法】

山口大学で作製したリフトオフ用パターン(パターンサイズ 300 x300 μm^2 と 700 x 700 μm^2 の2種類)のガラスマスクを用いて、NPF で通常のフォトリソプロセスでコンタクトマスクアライナー(MJB4)を用いて、50x50mm²の無アルカリガラス基板の上に、技術代行でパターン転写してもらった。このパターン転写したガラス基板を山口大学に送付してもらい山口大学のハイブリッド対向スパッタを用いて、As-depo 成膜で膜厚 100 nm の ITO 薄膜を、スパッタ DC 電流 2.3 A(堆積速度 107 nm/min)の条件で高速堆積した。引き続き山口大学において、アセトン浸漬+1 分間の超音波洗浄のみのプロセスで、容易にリフトオフは行うことができた。この試料を NPF に送付し、パターン形状の写真撮影、及び4探針プローブ抵抗測定法による電気的評価を技術代行で実施してもらった。

3. 結果と考察(Results and Discussion)

Fig. 1にリフトオフ後の ITO 薄膜パターン全景を示す。2種類のパターン形状の ITO 薄膜について、Fig. 1 に示す 700 x 700 μm^2 のパターン L1-L3, 300x300 μm^2 のパターン s1-s3 を、4 探針プローブ抵抗測定法を用いて、室温でのシート抵抗及び抵抗率測定を行った。その結果を Table1に示す。2 種類のパターン形状、及び L1-L3, s1-s3 間での有意な差はみられず、前回のフィルム基板上の ITO 薄膜と同程度の $6 \times 10^{-4}\Omega\cdot\text{cm}$ 台の低抵抗率を示した。この 300x300 μm^2 のパターンサイズは実際の LED における ITO 電極パターンサイズと同等であり、LED における ITO 電極作製方法に適用できる見通しが得られ、ハイブリッド対向スパッタの低ダメージ・高速堆積の特徴を実証した。

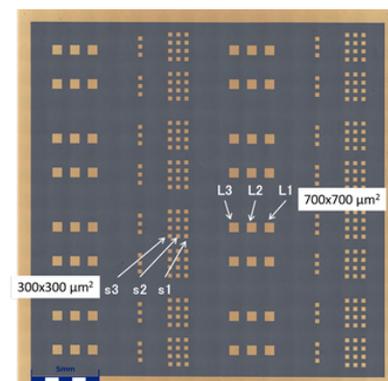


Fig. 1 Lift-Off process of ITO thin films fabricated using hybrid facing target sputtering

Table 1 Film thickness, sheet resistance and resistivity of ITO thin film fabricated using hybrid facing target sputtering. Pattern sizes after lift-off process are L1-L3 : 700 x700 μm^2 , s1-s3 : 300 x 300 μm^2 .

	Thickness (nm)	Sheet resistance (Ω)	Resistivity (Ωcm)
L1	108.1	57.5	6.22E-4
L2	108.7	57.5	6.22E-4
L3	108.1	56.9	6.15E-4
s1	108.1	59.5	6.43E-4
s2	108.7	57.1	6.21E-4
s3	108.1	58.5	6.32E-4

4. その他・特記事項(Others)

参考文献

- 1) 日本真空工業会真空ジャーナル 2010 年 1 月 128 号, pp.26-27, 第9回日本真空工業会表彰イノベーション賞受賞記念
- 2) S. Morohashi: J. Vac. Soc. Jpn., 128 (2010) 26

- 3) S. Morohashi, et al.: J. Vac. Soc. Jpn., 54 (2011)
181
- 4) 諸橋信一, 先端 LSI 大系, pp.143-153(2012)

5. 論文・学会発表(Publication/Presentation)

- (1) 諸橋 他, 第 76 回応物秋季学術講演会,
16a-2Q-12

6. 関連特許(Patent)

- (1) 諸橋信一, “ハイブリッド対向スパッタ”, 商標第
5584466 号, 平成 25 年 5 月 24 日
- (2) 諸橋信一, “薄膜作製用スパッタ装置”, 特許第
3936970 号, 平成 14 年 7 月 16 日
- (3) 諸橋信一, “薄膜作製用スパッタ装置”, 特許第
5300084 号, 平成 20 年 5 月 9 日
- (4) 諸橋信一, “薄膜作製用スパッタ装置及び薄膜作製
方法”, 特許第 5555848 号, 平成 21 年 5 月 14 日
- (5) 諸橋信一, “膜厚方向に組成比が連続的に変化した
薄膜の製造方法”, 特許第 5688664 号, 平成 24 年 4
月 6 日