

課題番号 : F-15-AT-0047
利用形態 : 機器利用
利用課題名(日本語) : 冷陰極アレイデバイスの開発
Program Title (English) : The development of the cold cathode array device
利用者名(日本語) : 小林弘昌
Username (English) : H.Kobayashi
所属名(日本語) : 株式会社 ナノクスジャパン
Affiliation (English) : Nanox Japan, Inc.

1. 概要(Summary)

冷陰極電子源の産業利用を進めるためには、その適用範囲を広げるために、高出力化、高信頼性が重要な課題となる。本研究では産総研 NPF の SEM、EDX、レーザー顕微鏡を用いて微細加工した冷陰極チップの特性を評価し、高出力かつ高信頼性のチップが実現可能なことを実証する。

H27 年度はエミッタの高密度化をはかり、6E8tips/cm² のエミッタ密度を実現した。またこのチップを評価用の電子管に組み立て 2.5A/cm² の高電流密度動作を検証した。

2. 実験(Experimental)

冷陰極チップの試作および解析には下記の産総研 NPF、東大武田先端知ビル内、および筑波大学微細加工プラットフォームなどの設備を用いた。

- 6inch wafer SEM(産総研 NPF)
- レーザー顕微鏡(産総研 NPF)
- スパッタ装置(筑波大学微細加工 PF)
- FE-SEM(筑波大学微細加工 PF)
- SPM(筑波大学微細加工 PF)
- F7000S 電子線描画装置(東大武田ビル)
- ドラフトチャンバー(東大武田ビル)
- Metal Dry Etcher(東大武田ビル)

これらの設備群と外部ファンドリーのプロセスとを組み合わせ、チップを試作した。この試作チップの一部を試験用の電子管(X線管)に組み立て I-V 特性やその安定性を評価した。

3. 結果と考察(Results and Discussion)

Fig. 1 に試作した Emitter Tip の SEM 写真を示す。東大の EB Lithography を用いて 200nm 程度の Hole 径のエミッタが分布良く形成されている。EB 露光、Dry

Etch などの加工条件を最適化することで、6E8tips/cm² という高密度のエミッタが分離形成されている。

次にこの高密度エミッタを形成したチップを試験用の電子管に組み立て I-V 評価を行った。Fig. 2 にこの I-V 特性の結果を示す。1mm² のエミッタ面積のチップにゲート電圧 45V 印加したとき 25mA のアノード電流がえられており、2.5mA/cm² の高電流密度が得られることが示された。

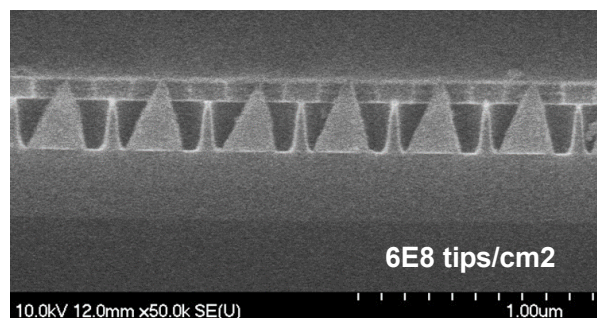


Fig. 1 A SEM picture of emitter tips.

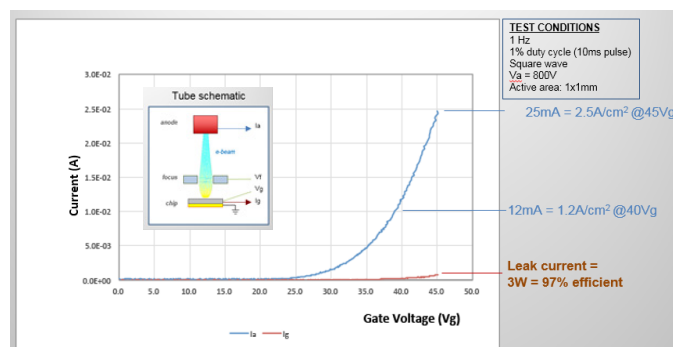


Fig. 2 Emitter I-V Characteristics.

4. その他・特記事項(Others)

なし。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。