

課題番号 : F-15-AT-0009  
利用形態 : 技術代行  
利用課題名(日本語) : 電極構造の作製(4)  
Program Title (English) : Development of Electrode Structure (4)  
利用者名(日本語) : 香西 昌平, 今井 快多  
Username (English) : S. Kousai, K. Imai  
所属名(日本語) : 株式会社東芝  
Affiliation (English) : Toshiba Corp.

### 1. 概要(Summary)

昨年度に引き続き細胞の活動電位を記録するための IC を開発するに当たり、細胞と接触する電極構造を作成する。電極構造には大別して DC で接触するタイプと AC で容量結合するタイプがある。DC タイプは原理的には直流から測定できるため有利であるが、生体と直接接触するために、生体適合であることが求められ、Pt がよく用いられる。そこで、技術代行をお願いして Pt の電極の構造の作製をお願いすることとした。

### 2. 実験(Experimental)

・利用した主な装置

マスクレス露光装置、スパッタ装置、RIE 装置

・実験方法

2015 年度に試作いただいた Pt 電極チップでは Pt の応力により表面あれ等が観測された。2015 年度後半にその問題点を明らかにし、ハードマスクを用いたエッチングプロセスによる電極加工を検討していただき良好な構造を得る見通しを得た。本年度は実際にそのプロセスを用いて電極チップを試作していただいた。開発いただいたプロセスフローは以下の通り。

- Ti ハードマスク/Pt/Ti ストップ層成膜
- レジストマスク作製
- Ti ハードマスクへの転写(RIE)
- レジストリムーブ
- Pt 加工(ミリング)

### 3. 結果と考察(Results and Discussion)

Fig. 1 に以前のリフトオフフロー、Fig. 2 新しく開発いただいたハードマスクを用いたフローにより作製された電極チップの写真を示す。Fig. 1 では Pt 電極のはがれ等が観察されるが、Fig. 2 に示されるように今回ご検討いただ

いたハードマスクのフローによりはがれ等の無い、非常にきれいな電極構造を得ることができた。

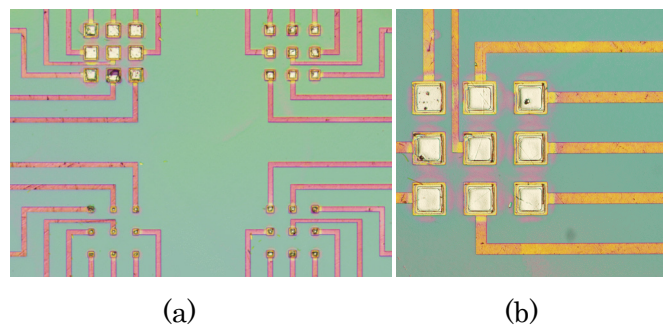


Fig. 1. Micrographs of the Pt electrode chip with lift-off process. (a) Entire view of the electrodes and (b) Electrodes with 50µm by 50µm.

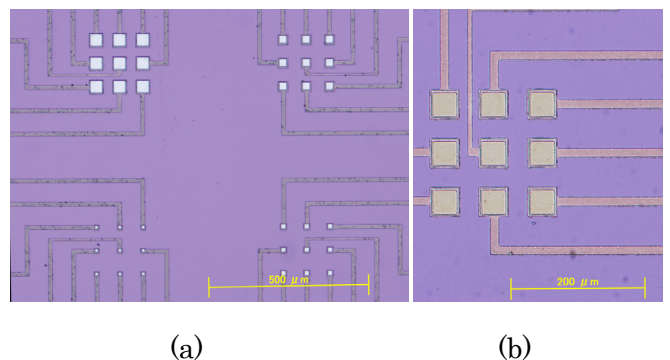


Fig. 2. Micrographs of the Pt electrode chip with developed hard mask process. (a) Entire view of the electrodes and (b) Electrodes with 50µm by 50µm.

### 4. その他・特記事項(Others)

なし。

### 5. 論文・学会発表(Publication/Presentation)

なし。

### 6. 関連特許(Patent)

なし。