

課題番号 : F-14-UT-0148  
利用形態 : 共同研究  
利用課題名(日本語) : LSI 動作解析用磁界プローブの試作  
Program Title (English) : Magnetic Probe for LSI Analyses  
利用者名(日本語) : 中島 蕃  
Username (English) : S. Nakajima  
所属名(日本語) : デバイスアナリシス株式会社  
Affiliation (English) : Device Analysis, Inc.

## 1. 概要(Summary)

大規模集積回路(VLSI)の配線中を流れる電流分布を、非接触・非侵襲で測定するための手法として、電流が作る磁界を測定する手法を研究している。測定結果を適切に情報処理することによって、ピコテスラ級の微弱な磁界を測定できる見通しが立っている。測定に微細加工技術により作製したコイルを用いるが、通常のシリコンウエーハを用いると、基板による電力損失が大きく、測定感度が低下することが問題であった。そのため先行研究としては、外注によってシリコンウエーハ上にコイルを作製したのち、集束イオンビーム(FIB)加工装置によって必要部分を薄層化するという工夫を行っていたが、外注による試作は一つ一つの作業に長時間の待ち時間を必要とし、研究効率が悪いので、東京大学武田先端知ビルスーパークリーンルームを利用して、迅速にピックアップコイルの試作を行いたいと考えるに至った。

## 2. 実験(Experimental)

必要とするデバイスは、2層ないし3層の金属配線構造であり、基板損失を低減させるという目的のために材質は石英基板を採用した。本年度は作製プロセスの確立のため、2層配線によるコイル形状を作製することを目的とした。8インチ汎用スパッタ装置(SIH-450)によってアルミ(Al)をスパッタし、マスクアライナー(MA-6)で配線パターンをリソグラフィした。塩素系 ICP エッチング装置によってパターンを転写し、アッシングによりレジストを除去し、続いて再び8インチ汎用スパッタ装置によってSiO<sub>2</sub>絶縁膜を成膜し、マスクアライナーで配線パターンをリソグラフィし、汎用 ICP エッチング装置によってコンタクトホールを開けた。アッシングによりレジストを除去し、さらに8インチ汎用スパッタ装置によってAlを成膜し、マスクアライナー、塩素系 ICP エッチング装置によって二層目パターンを加工した。

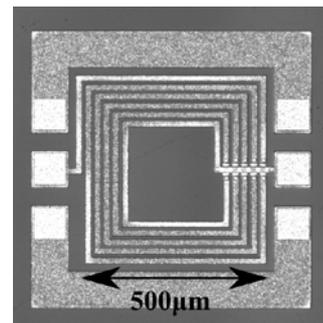


Fig. 1 Microphotograph of fabricated coil.

## 3. 結果と考察(Results and Discussion)

Fig. 1 に作製したコイルパターンの一例を示す。高周波特性を評価するためにいわゆる GSG 型のテスト構造とした。初期の試作では、多くのデザインでコンタクトホールの導通が取れていないことがわかった。自然酸化膜やリソグラフィによる影響など様々な可能性が考えられたが、最終的に、東京大学微細構造解析 PF の FIB 装置(XVision 200TB)を用いた断面観察等の結果から、コンタクトホールの入口エッジの角度が急峻すぎたためのパターンの段切れが原因であることが同定できた。入口エッジをなまらせるプロセスステップを追加することによって、二層配線が安定的にできるようになった。今後は本プロセスを利用して本格的にプローブ素子を作製したい。

## 4. その他・特記事項(Others)

共同研究者:坂本直之(東京大学大学院工学系研究科修士2年)、三田吉郎(東京大学大学院工学系研究科)、マイカーン(東京大学 VDEC)、池野理門(東京大学 VDEC)、浅田邦博(東京大学 VDEC)

## 5. 論文・学会発表(Publication/Presentation)

なし

## 6. 関連特許(Patent)

なし