

課題番号 : F-14-UT-0092
利用形態 : 共同研究
利用課題名(日本語) : 電界放出源の高出力化の研究
Program Title (English) : Study on improvement of current density of emitter sources
利用者名(日本語) : 佐藤善亨, 小林弘昌, 監物秀憲
Username (English) : Y. Sato, H. Kobayashi, H. Kenmotsu
所属名(日本語) : 株式会社 ナノックスジャパン
Affiliation (English) : Nanox Japan, Inc.

1. 概要(Summary)

冷陰極電子源の産業利用を進めるためには、その適用範囲を広げるために、高出力化、高信頼性が重要な課題となる。本研究では東大の EB Lithography 装置を用いて微細加工した冷陰極チップの特性を評価し、高出力かつ高信頼性のチップ試作が可能なことを検証する。H26 年度としては、まずこの準備段階として専用の評価装置を試作し動作検証を行った。

2. 実験(Experimental)

冷陰極チップの試作および解析には下記の東大武田先端知ビル内の、また筑波大学微細加工プラットフォームの設備などを用いた。

- F700S-VD02 電子高速大面積線描画装置 (東大武田ビル)
- ドラフトチャンバー (東大武田ビル)
- Metal Dry Etcher (東大武田ビル)
- スパッタ装置 (筑波大学微細加工 PF)
- SEM (筑波大学微細加工 PF)

また本冷陰極チップの専用評価装置として真空チャンバー内で Emission 特性を測定する装置を試作、武田先端知ビルBF3 階に設置し、動作検証を行った。

3. 結果と考察(Results and Discussion)

Fig. 1 に試作した Emitter Tip の SEM 写真を示す。東大の EB Lithography を用いて 180 nm 程度の Hole 径のエミッターが分布良く形成されている。EB 露光条件、現像条件を調整することで、100 nm~200 nm φ 程度の hole 径の Emitter が試作可能なことを確認した。

一方でこれらの試作チップを評価するために Fig. 2 に示すような評価装置を設計・試作し東大武田先端知ビルの BF3 階に設置した。写真右側のチャンバーが Wafer Level の評価装置、左側が Chip Level の評価装置であ

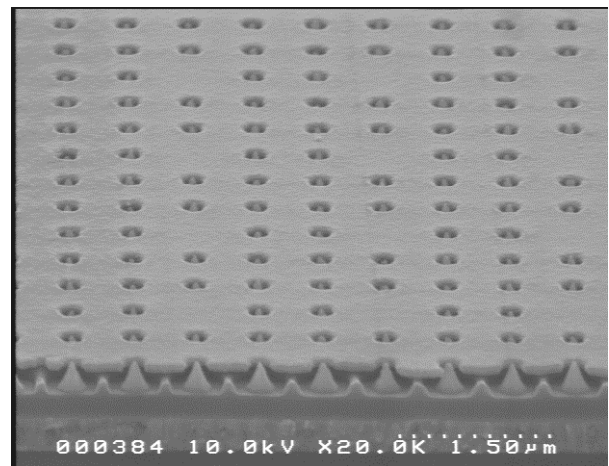


Fig. 1 A SEM picture of emitter tips



Fig. 2 Vacuum Emission Test System

る。両装置とも H26 年度中に設置立ち上げを完了し、動作確認を完了した。

4. その他・特記事項(Others)

共同研究者: 三田吉郎 東京大学大学院工学系研究科
電気系工学専攻 准教授

関連する課題番号; F-14-BA-0007

5. 論文・学会発表(Publication/Presentation)

なし

6. 関連特許(Patent)

なし