

課題番号 : F-14-UT-0091
 利用形態 : 機器利用
 利用課題名(日本語) : 微細ゲートホールの加工検討
 Program Title (English) : Process optimization for small gate hole openings
 利用者名(日本語) : 佐藤善亨, 小林弘昌, 監物秀憲
 Username (English) : Y. Sato, H. Kobayashi, H. Kenmotsu
 所属名(日本語) : 株式会社 ナノックスジャパン
 Affiliation (English) : Nanox Japan, Inc.

1. 概要(Summary)

冷陰極電子源の産業利用を進めるためには、その適用範囲を広げるために、高出力化、高信頼性が重要な課題となる。冷陰極電子源ではエミッションに電界放出を用いるため、その Gate Hole Size が特性上の重要なファクターとなる。本研究では東大の EB Lithography 装置と Metal Dry Etcher とを用いてこの Gate Hole の微細加工の条件検討を行った。

2. 実験(Experimental)

Gate Hole の加工検討、および冷陰極チップの試作、解析には下記の東大武田先端知ビル内の、また筑波大学微細加工プラットフォームの設備を用いた。

- F7000S-VD02 高速大面積電子線描画装置 (東大武田ビル)
- ドラフトチャンバー (東大武田ビル)
- Metal Dry Etcher (東大武田ビル)
- スパッタ装置 (筑波大学微細加工 PF)
- SEM (筑波大学微細加工 PF)

評価手順としては、東大の EB 露光プロセスの条件検討を行い、Gate Cr 上に微細な Gate Hole を形成し、この形状を SEM 観察して評価した。

Table 1 に試作した EB 露光条件を示す。EB Resist (ZEP520A) 膜厚 400 nm を用いて Mask Size 80 ~ 180 nm φ の Hole を各露光条件で形成し、現像後に SEM 観察した。

3. 結果と考察(Results and Discussion)

Fig. 1 に各露光条件での現像後のレジスト形状を示す。たとえば Mask Size 100 nm のとき露光量が 105 uC/cm²以下では Bottom まで開口せず、110 uC/cm²以上の露光量が必要となる。このときレジストの開口径は 110 nm となる。これらの基礎検討の結果から適正な Gate Hole Size を制御することが可能となった。

Table 1 EB lithography conditions

Item	Condition
Equipment	F7000S/Advantest
Acc. voltage	50 KV
Mode	CP
Mask size	80 ~ 180 nm
Dosage	90~ 125 uC/cm ²
Resist	ZEP520A 400 nm
Pre Bake	180°C 5 min
Development	ZED N-50/120sec/ Dip/R.T.
Rinse	ZMD-B/ 15sec× 2times

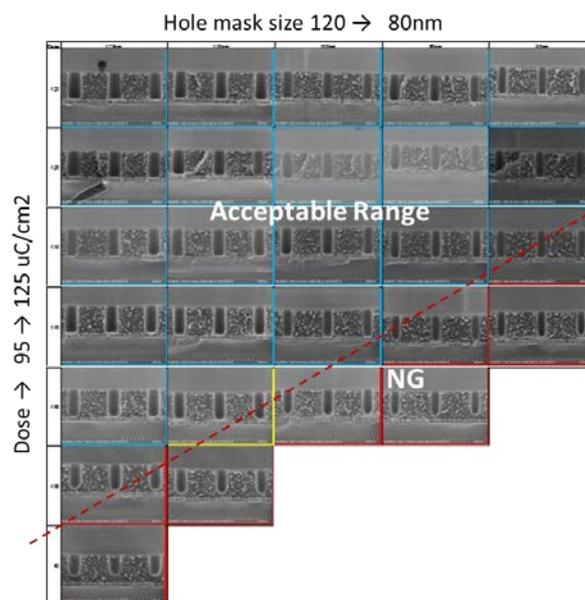


Fig. 1 Cross sectional view of the hole openings after development

4. その他・特記事項(Others)

関連する課題番号; F-14-BA-0007

5. 論文・学会発表(Publication/Presentation)

なし

6. 関連特許(Patent)

なし