

課題番号 : F-14-UT-0061
利用形態 : 機器利用
利用課題名(日本語) : 電子線描画装置 F5112 を利用したサブミクロン加工の検討
Program Title (English) : Fabrication of Sub-micron Pattern using F5112
利用者名(日本語) : 小山泰史, 尾内敏彦
Username (English) : Yasushi Koyama, Toshihiko Ouchi
所属名(日本語) : キヤノン株式会社・総合 R&D 本部
Affiliation (English) : Canon Inc.

1. 概要(Summary)

キヤノン株式会社では、InP 基板を用いた半導体素子の研究開発をおこなっている。一般的に、InP の基板サイズは 2~3 インチφが主流であるため、8 インチ以上の大口径化が進む Si デバイスで広く利用される投影型露光技術によるサブミクロン加工を実施することは容易ではない。この課題を解決する手段の一つとして、基板サイズが限定されない電子線描画技術を用いた微細加工が良く知られている。我々は、東京大学 VDEC の公開装置であるアドバンテスト社製高速大面積電子線描画装置 (F5112+VD01) を利用した InP のサブミクロン加工に関する検討を進めている。本年度は、ポジ型レジスト ZEP520A (日本ゼオン社製) を用いた n 型 InP 基板上への残し孤立パターン (island pattern) 形成に関して露光条件の最適化を実施したので報告する。

2. 実験(Experimental)

n 型 InP (直径 76.2 ± 0.3 mm、厚さ 625 ± 20 μm 、両面ミラー、ドーパント:S、キャリア濃度 $\geq 4 \times 10^{18}$ cm^{-3}) の上に Mo (50 nm)、SiN_x (200 nm) の順に薄膜を積層した構成の基板を用いた。東大 VDEC 所有のスピコートと有機ドラフトを使用し、厚さ 0.55 μm の ZEP520A の塗布、現像 (ZED-N50、2 min 浸漬) 及びリンス (ZMD-B、15 s、2 回) を実施した。F5112 の DOSE 量を 58 から 64 $\mu\text{C}/\text{cm}^2$ の間で変化させ、光学顕微鏡で TEG パターン (幅 0.5/1/1.5/2/3 μm × 長さ 500 μm のライン状の残し孤立パターン) を測長し寸法を評価した。

3. 結果と考察(Results and Discussion)

DOSE が 60 $\mu\text{C}/\text{cm}^2$ において、幅 1 μm 以上のパターンでは寸法が設計値に近くなるが、暗視野像から描画された領域に残渣が観察された。一方、DOSE が

62 $\mu\text{C}/\text{cm}^2$ 以上では、残渣は生じないが、パターン幅の縮小と近接効果による角の丸まりが確認された。また、幅 0.5 μm のパターンは、DOSE が 60 $\mu\text{C}/\text{cm}^2$ 以上の条件では消失することが確認された。本検討の結果から、60 $\mu\text{C}/\text{cm}^2$ の条件を試作に適用することに決定した。この際、残渣については、次工程で酸素プラズマによるデスカムを実施することで対応することとした。

4. その他・特記事項(Others)

装置利用に関して技術指導を頂いた東京大学技術職員の澤村智紀氏に感謝申し上げます。

5. 論文・学会発表 (Publication/Presentation) :

なし

6. 関連特許 (Patent)

なし