

課題番号 : F-14-TU-0069
利用形態 : 機器利用
利用課題名(日本語) : Si ウェハへの窒化膜形成
Program Title (English) : Nitride film formation on the Si wafer
利用者名(日本語) : 鈴木 雅人
Username (English) : M. Suzuki
所属名(日本語) : アオイ電子(株)
Affiliation (English) : AOI ELECTRONICS CO., LTD

1. 概要(Summary)

MEMS プロセスにおいて最終的にデバイスに酸化処理を行う場合、完成後に電極となる部分まで酸化されないために保護膜をあらかじめつけておく。そして酸化処理後にその保護膜を RIE などで除去することで電極を露出させ電気的な接続を得る。このような手法は一般的に行われている。

今回、試作用デバイスを製作するに当たり LP-CVD を使い、電極上に保護膜として SiN 膜を形成した。

2. 実験(Experimental)

・利用した主な装置

LP-CVD

・実験方法

(0) MEMS プロセスにより評価試料の形状を作成。プロセスはフロム香川の機器を用いて製作した。

(1) LP-CVD を用いて SOI ウェハに SiN 膜(厚さ 150 nm) を形成した。

(2) MEMS プロセスにより電極上に SiN 膜を残したままデバイス形状を作り出し酸化処理を行った。

(3) SiN 膜を RIE(フロム香川設備、samco 製 RIE-10NR)により除去。電極を露出させ電気的に接続した。

3. 結果と考察(Results and Discussion)

Fig. 1 に示すようにデバイスを形成、酸化処理後に電極をきれいに露出することができた。

また、通常本評価試料は 1 kHz, 0.1 Vrms の電圧を入力端子間に印加した時 3.1 nArms の電流が流れることがこれまでの実験で分かっている。今回製作した評価試料から 10 pcs をピックアップし電流を測定した結果 Table 1 のようになった。狙い通りの電気特性を得ることができた。

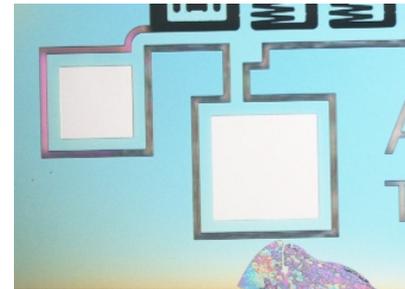


Fig. 1 Electrode after the SiN film removal.

Table 1 Characteristics of electric current (Vin=0.1 Vrms, 1 kHz).

item	Value
n	10 pcs
Max	3.40 nArms
Min	3.01 nArms
Ave.	3.126 nArms
Standard deviation	0.111

4. その他・特記事項(Others)

なし。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。