

課題番号 : F-14-TU-0054  
利用形態 : 機器利用  
利用課題名 (日本語) : 3-D IC 作製のための高アスペクト比ビアへのバリア/シード層形成に関する研究  
Program Title (English) : A study of barrier/seed layer formation for 3-D IC fabrication  
利用者名(日本語) : 橋口 日出登<sup>1)</sup>, 木野 久志<sup>2)</sup>  
Username (English) : H. Hashiguchi<sup>1)</sup>, H. Kino<sup>2)</sup>  
所属名(日本語) : 1) 東北大学大学院工学研究科, 2) 東北大学 学際科学フロンティア研究所  
Affiliation (English) : 1) Graduate School of Engineering, Tohoku University  
2) Frontier Research Institute for Interdisciplinary Sciences (FRIS), Tohoku University

## 1. 概要 (Summary)

MOSFET の微細化限界が近づくとともに、ムーアの法則に則った LSI の性能向上が困難となっている。近年、MOSFET の微細化によらない LSI の高性能化手法として LSI の三次元集積化技術が高い注目を浴びている。三次元集積化技術では LSI を縦方向に積層し Si 基板を貫通する Si 貫通配線(Through Si Via: TSV)を用いることで各チップ間の電氣的接続を行う。このような三次元集積システムを実現するためには高密度 TSV の作製が必要不可欠である。本研究では高密度 TSV を有する三次元集積システムの実現を目的とし、高アスペクト比 TSV のためのバリア/シード層形成技術の確立を行う。

## 2. 実験 (Experimental)

高密度な TSV を有する三次元集積システムの実現を目的としており、本研究にて高密度 TSV の作製技術に関する研究を行う。TSV 作製のために Si 基板を覆っている絶縁膜のエッチング後に、高アスペクト比の Si 深堀、Si 深堀後の絶縁膜堆積、めっきのためのバリア/シード層形成のスパッタを行う。Si 深堀後の絶縁膜堆積には住友精密 MPX-CVD を使用し、バリア/シード層形成には芝浦メカトロニクス CFS-4ESII を用いた。

3D IC 用の絶縁膜として SiO<sub>2</sub> が信頼性の観点から最適であると考えられる。SiO<sub>2</sub> の堆積には熱酸化法、熱 CVD 法、プラズマ CVD 法、スパッタ法が考えられる。LSI 作製後に TSV を形成するには 400°C 以下で堆積できることが望ましい。また、高アスペクト比ビアへの段差被覆性を考慮するとプラズマ CVD 法が適していると考えられる。絶縁膜堆積後に TSV 形成のためのバリア/シード層を堆積するが、高アスペクト

比のビアにスパッタ法にてバリア/シード層を形成するにはスパッタ時の圧力調整によって被覆率を調整する必要がある。本研究ではバリア/シード層スパッタ時の圧力を調整することで段差被覆性の向上を図った。

## 3. 結果と考察 (Results and Discussion)

本研究では圧力を複数の条件下でスパッタを行い、段差被覆性を確認した。一般に、スパッタ法では圧力を向上させることでイオン種の平均自由行程を短くし、堆積を等方性にすることで段差被覆性の向上することが知られている。しかしながら、アスペクト比の高いビアホールでは平均自由行程が短いとビア底部まで粒子が到達せず、段差被覆性が低下する恐れがある。本研究では複数のアスペクト比のビアを用意し、複数の圧力条件下にてスパッタを実施した。結果、アスペクト比が十分に大きな場合は圧力を高くすることで段差被覆性が向上した。しかしながら、アスペクト比が一定以上になると圧力と段差被覆性には単純増加ないし単純減少の関係が無くなり、それぞれのアスペクト比で被覆性が最大となる極値が存在することが判明した。今後は TEMなどを駆使し、段差被覆性の定量的に評価する予定である。

## 4. その他・特記事項 (Others)

なし。

## 5. 論文・学会発表 (Publication/Presentation)

なし。

## 6. 関連特許 (Patent)

なし。