

課題番号 : F-14-RO-0020  
 利用形態 : 技術代行  
 利用課題名 (日本語) : 石英基板上への非晶質シリコン薄膜堆積  
 Program Title (English) : Deposition of amorphous silicon on quartz substrates  
 利用者名 (日本語) : 堀田昌宏, 浦岡行治  
 Username (English) : M. Horita, Y. Uraoka  
 所属名 (日本語) : 奈良先端科学技術大学院大学 物質創成科学研究科  
 Affiliation (English) : Graduate school of Materials Sci., Nara Inst. of Sci. and Tech.

### 1. 概要 (Summary)

高移動度かつ導電性制御が可能な多結晶シリコン (poly-Si) 薄膜トランジスタ (TFT) を、塗布材料を用いた印刷技術によって作製する手法が着目を集めている。600°C 程度の高温アニールを必要とする poly-Si TFT をガラス基板やプラスチック基板上に形成する技術として、レーザーアニールが用いられる。当研究グループでは、塗布材料に対する CO<sub>2</sub> レーザーアニールにより TFT ゲート絶縁膜を形成する手法について研究を行っている。本研究では、この絶縁膜を用いた poly-Si TFT の実現可能性について検討を行った。

### 2. 実験 (Experimental)

利用した装置: プラズマ CVD 装置

poly-Si TFT の作製プロセスとして、まず、プラズマ CVD により、合成石英基板上に非晶質シリコン (a-Si) 薄膜を堆積し、エキシマレーザーアニールにより結晶化を行った。この poly-Si 薄膜に対して、フォトリソグラフィおよびドライエッチングによりパターニングを行った後、ペルヒドロポリシラザン (PHPS) 溶液をスピコートにより塗布した。溶媒乾燥後、大気中にて CO<sub>2</sub> レーザー照射 (波長: 10.6 μm、繰返し周波数: 100 kHz、ショット数: 2000、フルエンス: 20 mJ/cm<sup>2</sup>) を行い、SiO<sub>2</sub> 膜を形成した。ゲート電極を形成後、P<sup>+</sup>イオン注入、活性化アニールを行い、セルフアラインプロセスによって poly-Si 薄膜の n<sup>+</sup>領域を形成した。さらに、コンタクトホールを形成した後、ソース・ドレイン電極の形成を行った。

### 3. 結果と考察 (Results and Discussion)

作製した TFT における出力特性では、明瞭なトランジスタ動作を示した。また、Fig. 1 に作製した TFT の伝達特性を示す。電界効果移動度は、25 cm<sup>2</sup>/Vs であり、比較のため作製したプラズマ CVD 堆積 SiO<sub>2</sub> の TFT (電界効

果移動度: 30 cm<sup>2</sup>/Vs) と同程度の性能を有することが分かった。以上の結果により、塗布材料から CO<sub>2</sub> レーザーアニールによって形成した SiO<sub>2</sub> ゲート絶縁膜が TFT に応用可能であることを示した。

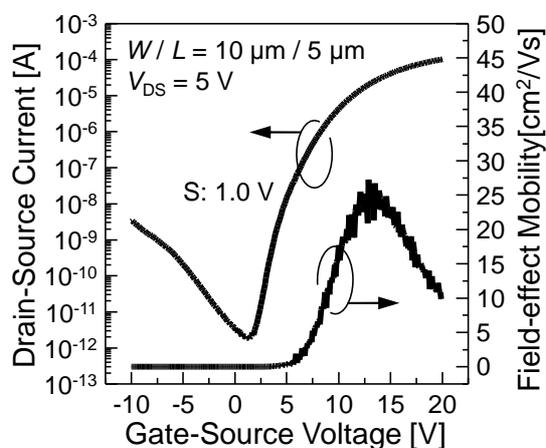


Fig. 1 Transfer characteristics of poly-Si TFTs with a gate SiO<sub>2</sub> utilizing CO<sub>2</sub> laser annealing

### 4. その他・特記事項 (Others)

・共同研究者

奈良先端科学技術大学院大学 石河泰明, 菱谷大輔  
 九州大学 池上浩, 渡邊陽介

### 5. 論文・学会発表 (Publication/Presentation)

- (1) 菱谷大輔, 堀田昌宏, 石河泰明, 渡邊陽介, 池上浩, 浦岡行治, 第 75 回応用物理学会秋季学術講演会, 19p-A16-11, 平成 26 年 9 月 19 日.
- (2) D. Hishitani, M. Horita, Y. Ishikawa, Y. Watanabe, H. Ikenoue, and Y. Uraoka, The 21st International Display Workshops, AMD8-3L, (Dec. 5, 2014).

### 6. 関連特許 (Patent)

なし。