

課題番号 : F-14-OS-0005, S-14-OS-0003
利用形態 : 機器利用
利用課題名(日本語) : ダイヤモンド半導体デバイスの試作
Program Title (English) : Fabrication of diamond semiconductor devices.
利用者名(日本語) : 梅沢仁, 松本猛, 尺田幸男
Username (English) : H.Umezawa, T.Matsumoto, Y.Shakuta
所属名(日本語) : 産業技術総合研究所 ユビキタスエネルギー研究部門
Affiliation (English) : National Institute of Advanced Science and Technology (AIST)

1. 概要(Summary)

本研究は、ダイヤモンド半導体のデバイス化を目的として、プロセス技術の確立を目指している。ダイヤモンドは SiC、GaN と共にワイドギャップ半導体として知られているが、その中でも物質中最大の熱伝導率を有し、かつ他のワイドギャップ材料の数倍の絶縁破壊電界を持つとされている。そのため既存材料では難しかった高温環境でも動作でき、安定かつ低損失な高速動作次世代パワーデバイス材料や耐高温環境用半導体増幅素子として期待されている[1]。本課題では、リソグラフィーおよび金属膜形成技術を利用してダイヤモンド基板表面にパターンを精度良く形成することを目標としている。

2. 実験(Experimental)

・利用した主な装置

F02 高精細電子線リソグラフィー装置

F09 RF スパッタ成膜装置

F11 マスクアライナ

F16 多元 DC/RF スパッタ装置

・実験方法

ダイヤモンド表面上へのパターン形成のため、高精細電子線リソグラフィー装置を用いてリソグラフィープロセスを行った。

まず、ダイヤモンドを有機洗浄を行い、表面の有機膜を除去した。続いて HMDS 処理を行い、ZEP520 をスピコートにて塗布した。50~70 $\mu\text{C}/\text{cm}^2$ のドーズ条件にて EB リソグラフィーにて電子線を照射し、現像を行った。

3. 結果と考察(Results and Discussion)

Fig.1 に現像後のレジストの様子を示す。一部の領域ではレジストが十分に現像されて基板表面が露出しているが、一部の領域でレジストが現像されずに基板表面上に残っていることがわかる。追加して現像を行ったところ、

一部のパターンでは欠損が見られた。さらに、一部の領域では 10 μm 程度のサイズのコンタミが確認されている。スパッタ装置にて電極形成し、リフトオフを行ったところ、現像が完了している箇所では電極形成ができていたことがわかった。今後、レジスト塗布の条件や前処理、ドーズ量、現像時間を工夫して最適なリソグラフィー条件を探索する。



Fig.1 Optical micrograph of electron beam resist on diamond.

4. その他・特記事項(Others)

・参考文献

[1] H. Umezawa et al., Diamond Relat. Mater. 24 (2012) 201-205.

・競争的資金

- 1) 科学研究費補助金 基盤 B 「高品質半導体ダイヤモンドを用いた高温動作パワースイッチングデバイスの研究」研究課題番号:24360113
- 2) 原子力システム研究開発事業 「過酷事故対応を目指した原子炉用ダイヤモンド半導体デバイスに関する研究開発」再委託

5. 論文・学会発表(Publication/Presentation) なし。

6. 関連特許(Patent) なし。