

課題番号 : F-14-KT-0106
 利用形態 : 技術補助
 利用課題名(日本語) : 数 10 nm~数 100 nm 径 Hole Array, Pillar Array および Grating の形成,その 3
 Program Title (English) : Fabrication of hole array, pillar array and grating with diameter of sub-micron range, vol. 3
 利用者名(日本語) : 三浦 篤志 山田 有理
 Username (English) : Atsushi Miura, Yuri Yamada
 所属名(日本語) : 株式会社豊田中央研究所
 Affiliation (English) : Toyota Central Research & Development Labs.,INC.

1. 概要(Summary)

サブミクロンサイズ (数 10 nm~数 100 nm) の Hole Array, Pillar Array および Grating パターンを、電子線リソグラフィとイオンエッチングにより高精度に作製する技術を確立する。

2. 実験(Experimental)

【利用した主な装置】

高速高精度電子ビーム描画装置、ドライエッチング装置、超高分解能電界放出形走査電子顕微鏡

【実験方法】

今回の実験 (vol. 3) では、広い面積 (基板全面) への描画を試すため、20 mm 角の Si 基板の上にスピコートした PMMA レジスト ($t=60$ nm) に、電子ビーム描画装置を用いて 200 μ m 角内に 30 nm ϕ のホールを 65 nm ピッチで六方格子状のホールアレイパターン (基本パターン) を、2.25 mm ピッチで正方格子状に (7 \times 7=49ヶ所配置) 形成する。

その後、PMMA レジストパターンをマスクとした反応性ドライエッチングで下地の薄膜 PS を加工し、サブミクロンのホールアレイパターンを作製する。

通常の手法で設計したホールアレイパターンは CAD データ量が莫大化し、狙った面積への描画は実行することはできなかった。前回 (vol. 2) と同様に少ないデータ量で描画が可能な手法 (Line 描画モード とスキップスキャン描画の組み合わせ) が可能な京都大学ナノハブ拠点に所有する電子ビーム描画装置「エリオニクス社製 125 kV」を利用した。

更に実験のスピードアップ (try & error の効率化) のため、FE-SEM を利用させていただき、加工 (EBリソ&RIE) と観察 (SEM) を同時に実施した。

3. 結果と考察(Results and Discussion)

最適な PMMA レジストの電子ビーム描画 (Line 描画モード とスキップスキャン) 条件の組み合わせを把握し、200 μ m 角内に 30 nm ϕ のホールを 65 nm ピッチで六方格子状にアレー化したレジストパターンを形成し、PS 薄膜のドライエッチング条件を最適化することでサブミクロンサイズのホールアレイパターンを作製した。Fig.1 に実施した描画パターンの配置模式図を示す。

今回実施した加工条件で、20 mm 角の Si 基板に基本パターン (200 μ m 角内に 30 nm ϕ -65 nm ピッチの六方格子状ホールアレイ) を、正方格子状 (2.25 mm ピッチで 7 \times 7=49ヶ所配置) に形成した。

来年度は、20 mm 角基板全面への加工を考慮し、新規に導入された「アドバンテスト社製マルチビーム描画装置」の利用も検討したい。

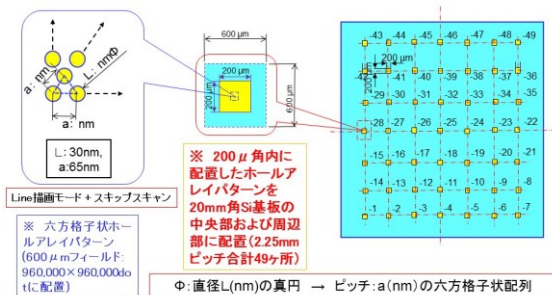


Fig. 1 Schematic electron beam lithography pattern

4. その他・特記事項(Others)

特になし。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。