

課題番号 : F-14-KT-0105
利用形態 : 技術補助
利用課題名(日本語) : 数 10nm~数 100nm 径 Hole Array, Pillar Array および Grating の形成、その 2
Program Title (English) : Fabrication of hole array, pillar array and grating with diameter of sub-micron range, vol. 2
利用者名(日本語) : 三浦 篤志
Username (English) : Atsushi Miura
所属名(日本語) : 株式会社豊田中央研究所
Affiliation (English) : Toyota Central Research & Development Labs.,INC.

1. 概要(Summary)

サブミクロンサイズ (数 10 nm~数 100 nm) の Hole Array, Pillar Array および Grating パターンを、電子線リソグラフィとイオンエッチングにより高精度に作製する技術を確立する。

2. 実験(Experimental)

【利用した主な装置】

- ・ A01:高速高精度電子ビーム描画装置/ELS-F125HS
- ・ B10:ドライエッチング装置/RIE-10NR-KF

【実験方法】

今回の実験は、少し広い面積への描画を試すことを目的に実施し、20 mm 角の Si 基板上に形成したスピコートした PMMA レジスト ($t=60$ nm) に、電子ビーム描画装置を用いて 600 μm 角フィールド内に 30 nm ϕ のホールを 65 nm ピッチで六方格子状のホールアレイパターンを形成する。このフィールドを 1 \times 4 個繋ぎ合わせ描画により面積を拡大する。

その後、PMMA レジストパターンをマスクとした反応性ドライエッチングで下地の薄膜 PS を加工し、サブミクロンのホールアレイパターンを作製する。通常の手法で設計したホールアレイパターンは CAD データ量が莫大化し、狙った面積への描画は実行することはできなかった。少ないデータ量で描画が可能な手法を検討し、Line 描画モード とスキップスキャン描画の組み合わせが適していることがわかった。この手法が可能である京都大学ナノハブ拠点が所有する電子ビーム描画装置「エリオニクス社製 125 kV」を利用した。

3. 結果と考察(Results and Discussion)

最適な PMMA レジストの電子ビーム描画 (Line 描

画モード とスキップスキャン) 条件の組み合わせを把握し、600 μm 角エリア内に 30 nm ϕ のホールを 65 nm ピッチで六方格子状にアレー化したレジストパターンを形成し、PS 薄膜のドライエッチング条件を最適化することでサブミクロンサイズのホールアレイパターンを作製した。 Fig. 1 に実施した PMMA 電子ビーム描画パターン配置模式図を示す。

今回実施した加工条件で、大面積 (600 μm 角を 1 \times 4 個繋ぎ合わせ) を狙い通りの加工形状を得ることができた。今後は、目的とする面積 (20 mm 角基板全面) への加工を考慮した基板全面の均一なナノ加工を検討する。また、新規に導入された「アドバンテスト社製マルチビーム描画装置」の利用も検討したい。

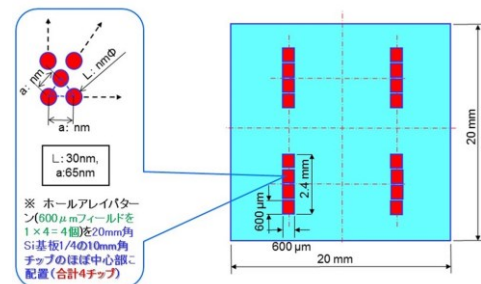


Fig. 1 Schematic electron beam lithography pattern.

4. その他・特記事項(Others)

特になし。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。