

利用課題番号 : F-14-KT-0093
 利用形態 : 技術補助
 利用課題名 (日本語) : 寸法効果を用いたサブミクロンギャップを有する SOI 静電容量型
 加速度センサアレイ
 Program Title (English) : A sub-micron-gap SOI capacitive accelerometer array utilizing size effect
 利用者名 (日本語) : 松井 祐樹, 土屋 智由
 Username (English) : Y. Matsui, T. Tsuchiya
 所属名 (日本語) : 京都大学工学研究科マイクロエンジニアリング専攻
 Affiliation (English) : Department of Micro Engineering, Kyoto University

1. 概要 (Summary)

本研究では寸法効果を利用して感度を向上させる静電容量型 MEMS 加速度センサのアレイ構造について検討を行っている.従来の 1/10 サイズ(約 100 μm 四方)のユニットセンサを 10 \times 10 個平面上に並べた加速度センサアレイの作製について報告する.

2. 実験 (Experimental)

・利用した主な装置

大面積超高精度電子線描画装置。

・実験方法

プロセスフローを Fig. 1 に示す. 従来の 1/10 サイズのセンサ構造はサブミクロンのギャップ電極を有するため,レジストをパターンニングする際に A15 大面積超高精度電子線描画装置を利用した.レジストは NEB22A(希釈なし),ドーズは 24 $\mu\text{C}/\text{cm}^2$ とした.また,パターンニング後 Cr マスクをリフトオフにより生成し, B8 深堀りドライエッチング装置でシリコンのデバイス層をエッチングした.レシピは低スキヤロプスの標準レシピを用いた.エッチングレートは約 20 nm/cycle であった.

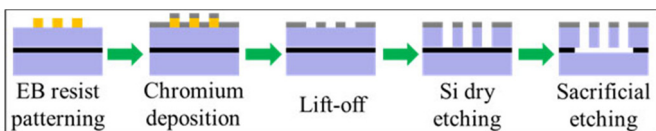


Fig. 1 Fabrication flow.

3. 結果と考察 (Results and Discussion)

A15 大面積超高精度電子線描画装置によってパターンニングされたレジストを Fig. 2 に示す. この図に示すとおり,電極の部分を含めパターンニングに成功した.誤差は最大でも 20 nm 程度であった.また,作製したセンサ構造とギャップ断面の SEM 像を Fig. 3 に示す. Fig. 3 のとおり, B8 深堀りドライエッチング装置によ

り深さ 5 μm , 幅 0.5 μm のギャップ構造が作製できたことがわかる.

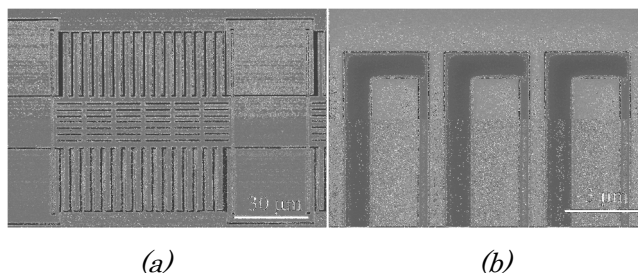


Fig. 2 SEM images of patterned resist; (a) top view of unit accelerometer, (b) enlarged view of sub- μm gap electrodes.

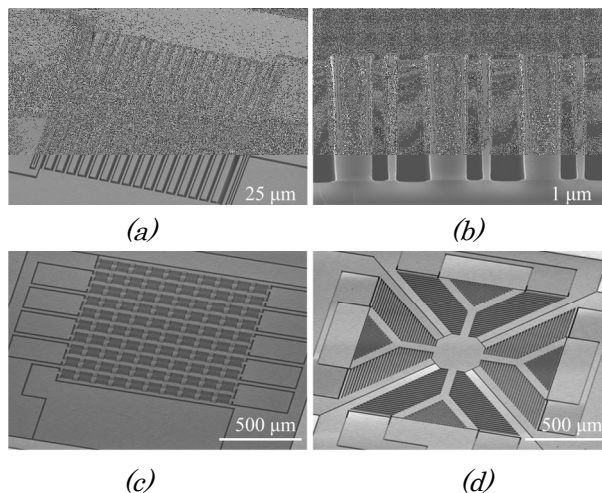


Fig. 3 SEM images of the accelerometer; (a) bird's eye view of unit accelerometer, (b) cross section of sub- μm gap electrodes, (c) bird's eye view of 10 \times 10 accelerometers, and (d) bird's eye view of a conventional accelerometer.

4. その他・特記事項 (Others)

なし.

5. 論文・学会発表 (Publication/Presentation)

なし.

6. 関連特許 (Patent)

なし.