

課題番号 : F-14-FA-0037
利用形態 : 機器利用
利用課題名(日本語) : 溝付きシリコンウエハの作製
Program Title (English) : Production of silicon wafer with grooves
利用者名(日本語) : 植松卓巳
Username (English) : T. Uematsu
所属名(日本語) : 佐賀大学大学院工学系研究科
Affiliation (English) : Graduate School of Science and Engineering, Saga University

1. 概要(Summary)

近年、主に半導体材料には Si が用いられているが、Si 大規模集積回路(LSI)において、さらなる微細構造が必要とされている。

そこで、今回はシリコンの加工技術を得るべく、溝付きシリコン基板の作製を行った。

2. 実験(Experimental)

＝使用した主な装置＝

プラズマ CVD、リアクティブイオンエッチャー、超純水製造装置、スピコーター、マスクアライナー

＝実験方法＝

まず、前処理としてアセトン超音波、IPA 超音波、超純水水洗、希フッ酸処理の順番で基板の洗浄を行った。

次に、プラズマ CVD 装置を用いて Si の両面に SiN 成膜を行った。

次の工程としてフォトレジストの塗布を行い、プリベークを行った。その後、フォトレジストのパターニングを行い、ポストベークを行った。

次に、Si 基板の裏面の SiN のドライエッチングを行った。

次にフォトレジストの除去を剥離液として AZ リムーバー 100 を用いて行い、その後、超音波で洗浄を行った。そして、Si のエッチングをエッチング液で行った。

最後に SiN 膜の除去をエッチング液で行い溝付きシリコン基板を製作した。

3. 結果と考察(Results and Discussion)

溝付きのシリコンウエハを作製した。完成した 2 インチサイズの溝付きシリコンウエハの画像を Fig.1 に示す。

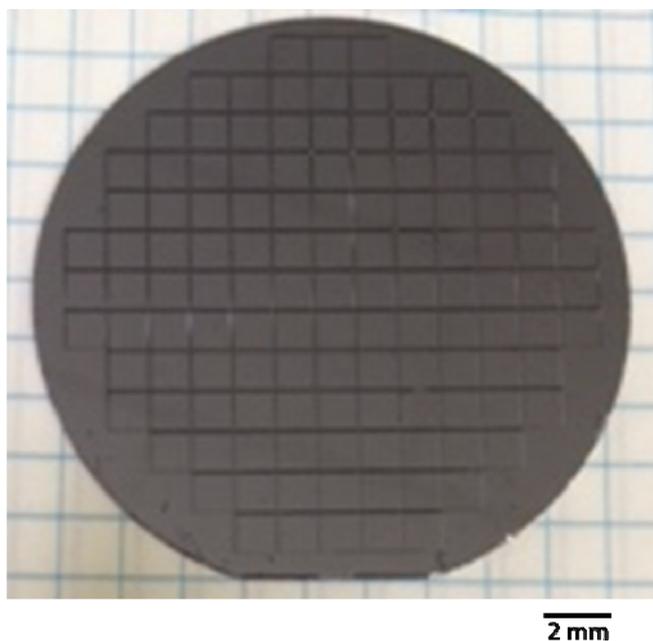


Fig.1 Silicon wafer with grooves

4. その他・特記事項(Others)

なし。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。