

課題番号 : F-14-BA-13
利用形態 : 技術相談
利用課題名(日本語) : 電子ビーム露光による電極形成と FET 電気特性評価
Program Title (English) : Fabrication of electrodes by using electron beam lithography and measurement of Field Effect Transistor characteristics
利用者名(日本語) : 大野 武雄
Username (English) : Takeo Ohno
所属名(日本語) : 東北大学 原子分子材料科学高等研究機構
Affiliation (English) : Advanced Institute for Materials Research, Tohoku University

1. 概要(Summary)

ナノフォトニクス&EB実践セミナーに参加し、グラフェントランジスタの作製及びその電気的特性の評価を実施しつつ今後のナノスケール配線試作につながる技術相談を行った。単層～数層のキッシュグラフェンへ電気配線を行うことでトランジスタ構造を作製したが、その電極パターンの形成に電子線描画装置および多元電子ビーム蒸着装置を使用した。

2. 実験(Experimental)

まず、SiO₂ 付き Si 基板の上にキッシュグラフェンを張り付ける。次に、光学顕微鏡によってグラフェンの小片の位置を観察・画像記録する。そして、電子線描画装置(ELS-7500EX)を用いてグラフェン上に細線パターンを描画した。その後、多元電子ビーム蒸着装置(EB-350T)をもちいて金属膜を蒸着し、リフトオフプロセスによって金属電極を形成してトランジスタを完成させた。試作デバイスの電気的特性の評価はマニュアルプローバと半導体パラメータアナライザを用いて室温にて行った。

3. 結果と考察(Results and Discussion)

Fig.1 に試作した FET グラフェントランジスタのグラフェンチャンネルおよびソース・ドレイン電極部の光学顕微鏡写真を示す。細長いグラフェン小片に対して適切に電極が配置されていることが分かる。金属電極の幅はおよそ 500 nm 程度である。

Fig.2 に試作した FET グラフェントランジスタのゲート電圧(V_g)ードレイン電流(I_d)特性を示す。本デバイスにおいては基板側からゲート電圧を印加した。V_g-I_d 曲線が下に凸の形状をしていることから、2次元グラフェン特有のエネルギーバンド構造から来るディラックポイントが観察されたとと言える。

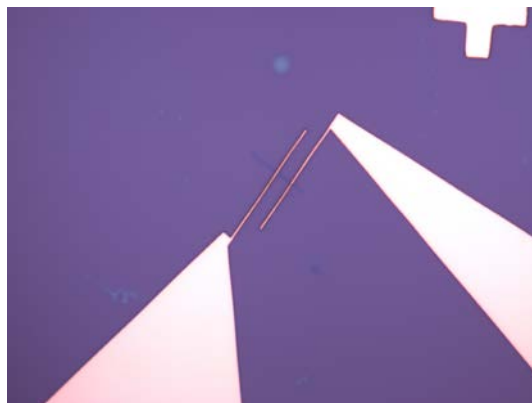


Fig. 1 Metal electrodes patterning on graphene by electron-beam lithography and evaporation.

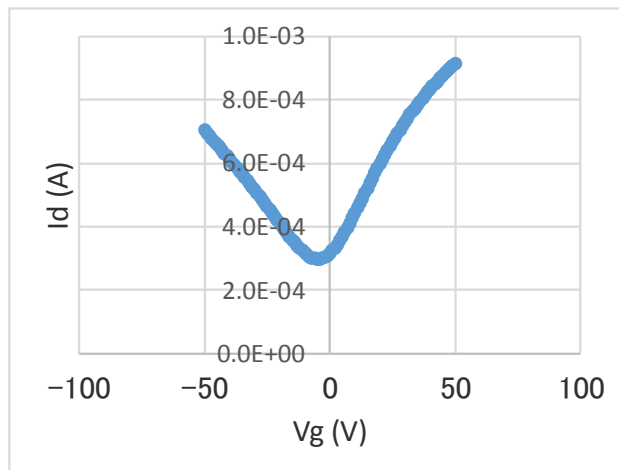


Fig. 2 Characteristics of drain current I_d versus gate voltage V_g for fabricated graphene FET.

4. その他・特記事項(Others)

なし。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。