

課題番号 : F-14-AT-0125
利用形態 : 機器利用
利用課題名(日本語) : 二次元材料のデバイス応用
Program Title (English) : Device Application of 2 Dimensional Materials
利用者名(日本語) : 山田 綾香
Username (English) : Yamada Ayaka
所属名(日本語) : 株式会社 富士通研究所,
Affiliation (English) : Fujitsu Laboratories Ltd.

1. 概要(Summary)

二次元半導体材料は、Si に代わる電子デバイス材料の 1 つとして大きく注目を集めている。我々は今回、天然 MoS₂ 結晶から層状薄膜をシリコン基板上に剥離し、BG 型トランジスタを作製した。剥離された MoS₂ フレークをトランジスタに加工するために、適切な形にフレークを切断する必要がある。このプロセスでは、高分解能かつマスクの形状をチップ毎に変えて描画することが出来る EB リソグラフィと RIE を用いた。

2. 実験(Experimental)

1. Si 基板チップにアライメントマークを作製する。電子ビーム描画装置でアライメントマークを描画し、小型真空蒸着装置で Ti, Au を堆積し、リフトオフをする。
2. デバイスをデザインする。天然結晶 MoS₂ からフレークを剥離後、そのフレークと前記アライメントマークの位置を確認し、チャンネルの形状を決定する。
3. チャンネルを切断する。電子ビーム描画装置でフレークの不要部分が露出するように描画、現像する。現像後、低パワーの RIE (SF₆, O₂) でチャンネルの露出部分を破壊する。
4. 電極作製プロセスに移る。

3. 結果と考察(Results and Discussion)

Fig. 1 は上記実験手順 2 後のアライメントマークをつけた光学顕微鏡像である。

Fig. 2 は上記実験手順 3 後の、チャンネルの形状にフレークをカットしたものである。

このプロセスの導入により、デバイス化可能な薄膜 MoS₂ フレークが増加し、実験が効率的に行えるようになった。

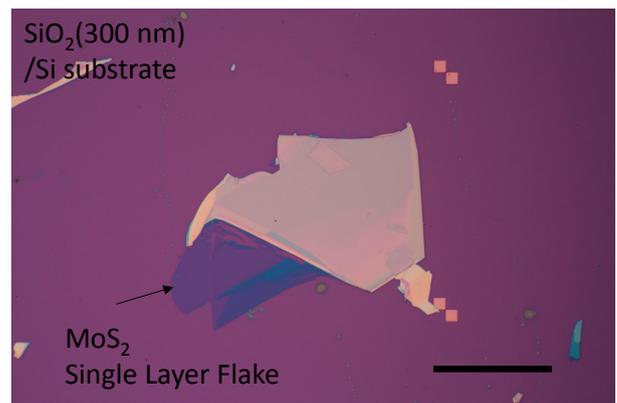


Fig. 1 The exfoliated MoS₂ flakes before isolation. Scale bar is 50 μ m.

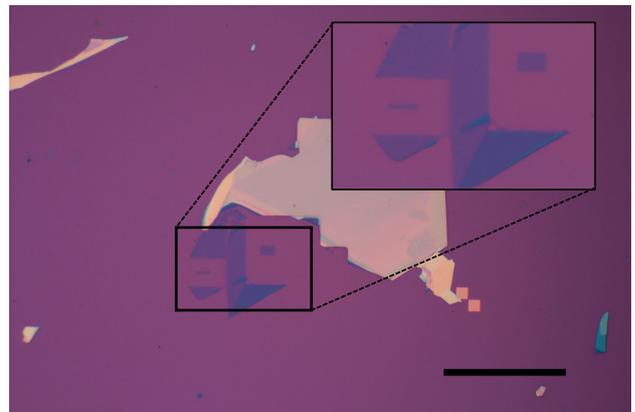


Fig. 2 The exfoliated MoS₂ flakes after isolation process. Scale bar is 50 μ m.

4. その他・特記事項(Others)

なし。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。