

課題番号 : F-14-AT-0108  
 利用形態 : 技術代行  
 利用課題名 (日本語) : シリコン光集積回路の電極パッド開口プロセス  
 Program Title (English) : Electrode Formation for Silicon Photonics Integrated Circuits  
 利用者名 (日本語) : 高橋 博之, 岡野 誠, 小野 英輝, 八重樫 浩樹, 佐々木 浩紀  
 Username (English) : H. Takahashi, M. Okano, H. Ono, H. Yaegashi, H. Sasaki  
 所属名 (日本語) : 技術研究組合光電子融合基盤技術研究所  
 Affiliation (English) : Photonics Electronics Technology Research Association(PETRA)

## 1. 概要 (Summary)

シリコンフォトニクスを用いた光集積回路の開発を行っている。デバイスの試作は産業技術総合研究所スーパークリーンルーム(産総研 SCR)の装置を利用して行い、4インチ SOI 基板の上にシリコン光集積回路を形成した。この試作ウェハでは光デバイス上に形成した電極が SiO<sub>2</sub> 保護膜で埋め込まれており、電気特性評価のためには電極パッドを露出させる必要がある。そこで今回、電極パッド開口に適した装置を利用できるナノプロセッシング施設(NPF)にてプロセスを行い、良好な電極パターンが形成できた。

## 2. 実験 (Experimentals)

本件では、電極パッドが SiO<sub>2</sub> 保護膜で埋め込まれたシリコン光集積回路において、60~80 $\mu$ m 角の電極パッドを露出させることを目的とした(Fig.1)。電極パッド開口を行うシリコン光集積回路は産総研 SCR の CMOS プロセスを適用して試作した。SiO<sub>2</sub> 保護膜は光デバイスの上部クラッド層でもあるという観点から 1.4 $\mu$ m の厚みがある。また、ウェハ上には今回の電極開口部とは異なる部分に BOX 層 3 $\mu$ m を完全に除去し Si 支持基板まで掘り込んだ深い開口パターンも存在する。従って、1.4 $\mu$ m のエッチングに耐え、かつ 5 $\mu$ m 程度の開口部をマスクできる十分なレジスト膜厚が必要となる。そこで、厚膜レジスト(10 $\mu$ m)を用いて i 線露光装置により開口部のレジストパターンニングを行った。次に、多目的エッチング装置を利用して、SiO<sub>2</sub> 保護膜をエッチングし、電極パッドを露出させた。

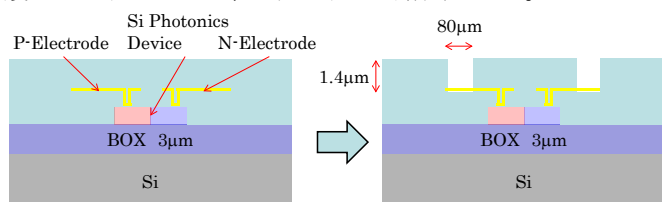


Fig.1 Electrode pad formation process.

(a) Before

(b) After

## 3. 結果と考察 (Results and Discussions)

厚膜レジストを用いた i 線露光により形成したレジストパターンを光学顕微鏡で観察したところ、ウェハ全面で良好なパターンニングが行えたことを確認できた。また、多目的エッチング装置を用いた ICP エッチング後の開口させた電極パッドの形状確認をレーザ顕微鏡にて行った。代表的な写真を Fig.2 に示す。光デバイス上に GSG 電極が形成されており、白い部分が露出させた電極の開口部である。ムラもなく均一なエッチングにより良好な開口部が形成できたことを確認した。

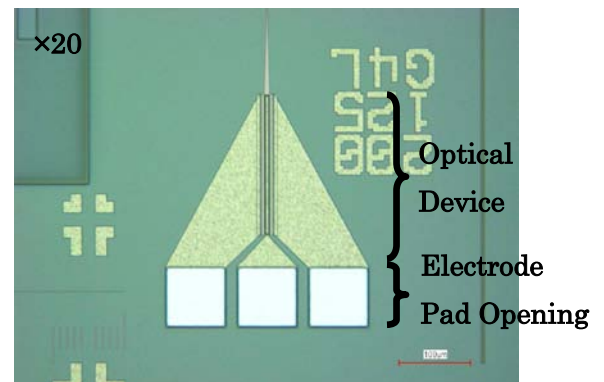


Fig.2 Laser scanning micrograph image of the electrode pad on the optical device.

## 4. その他・特記事項 (Others)

【用語説明】シリコンフォトニクス:シリコンを材料に光デバイスを作製し、光回路と電子回路の集積を目指した技術

【謝辞】本研究の一部は NEDO の「超低消費電力型光エレクトロニクス実装システム技術開発」により委託を受けたものである。

## 5. 論文・学会発表 (Publications/Presentations)

なし。

## 6. 関連特許 (Patents)

なし。