

課題番号 : F-14-AT-0078  
 利用形態 : 機器利用  
 利用課題名(日本語) : 電気特性取得のための、リフトオフプロセスの開発  
 Program Title (English) : The development of Lift-off SiO<sub>2</sub> process for electric characteristics  
 利用者名(日本語) : 安東 健  
 Username (English) : K. Ando  
 所属名(日本語) : 東京エレクトロン株式会社  
 Affiliation (English) : Tokyo Electron Limited

## 1. 概要(Summary)

本研究では絶縁膜(SiO<sub>2</sub>)の成膜後の MIM(Metal Insulation Metal)ピラーにコンタクトを落とす目的で、絶縁膜をリフトオフする手法の開発を行った。この手法では、非常に簡便かつ短期間に、電気特性評価用素子の作製が可能である。

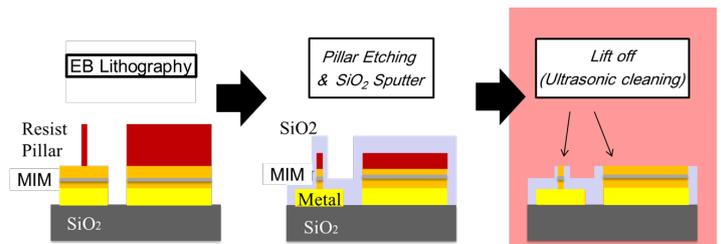


Fig.1 Lift-off SiO<sub>2</sub> Process.

## 2. 実験(Experimental)

### 【利用した主な装置】

- ・ アルゴンミリング装置
- ・ スパッタ装置

電子線描画装置を用いてレジストのピラー構造を作製後、下部 MIM 膜を、アルゴンミリング装置を用いてエッチングした。その上部にスパッタ装置を用いて SiO<sub>2</sub> を成膜し、その後超音波洗浄により、SiO<sub>2</sub> とレジストを剥離するプロセスを構築した。

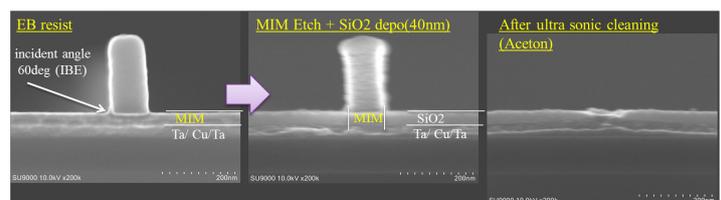


Fig.2 Cross Section SEM Images.

## 3. 結果と考察(Results and Discussion)

Fig.1 はリフトオフプロセスのフローの模式図である。レジストピラーを用いて下部 MIM 層をエッチング後、層間絶縁膜として SiO<sub>2</sub> をスパッタ装置にて成膜し、超音波洗浄によりレジストより上部を取り除くフローとなっている。

Fig.2 に各プロセスにおけるピラー箇所断面 SEM(Scanning Electron Microscope)像を示す。超音波洗浄後は MIM 層より上の膜は取り去られ、綺麗に剥離できていることが分かる。

この手法の場合、セルフアラインに上部コンタクトをとることができ、工程もかなり短縮できる。

リフトオフの難易度は、ピラーサイズ・レジスト高さ・側壁リデポ量に大きく左右される。今回使用した 100 nm 径のピラーでは、アルゴンミリングの入射角を、膜面垂直方向から 60 度傾斜させた角度でエッチングを行っている。

## 4. その他・特記事項(Others)

本研究には産業技術総合研究所 微細加工プラットフォームの他に、NIMS 微細加工プラットフォームのご協力を頂いております。(F-14-NM-0041)

## 5. 論文・学会発表(Publication/Presentation)

なし。

## 6. 関連特許(Patent)

なし。