

課題番号 : F-14-AT-0074
利用形態 : 機器利用
利用課題名 (日本語) : CVD グラフェンの加工
Program Title (English) : Processing of CVD graphene
利用者名 (日本語) : 高橋 慎
Username (English) : Makoto Takahashi
所属名 (日本語) : 超低電圧デバイス技術研究組合(LEAP)
Affiliation (English) : Low-power Electronics Association & Project (LEAP)

1. 概要 (Summary)

グラフェンは優れた物性を有し、LSI やメモリなどの半導体デバイスにおける次世代低抵抗配線材料として応用が期待されている。我々は、半導体製造プロセスに適合したグラフェン成長技術開発に取り組んでいる。本研究では、CVD(Chemical Vapor Deposition)グラフェンの電気的特性取得に向け、グラフェンを任意形状に加工する方法を検討した。

2. 実験 (Experimental)

【利用した主な装置】

- ・ マスクレス露光装置
- ・ 反応性イオンエッチング装置
- ・ プラズマアッシャー
- ・ 高分解能電界放出電子顕微鏡 (FE-SEM)

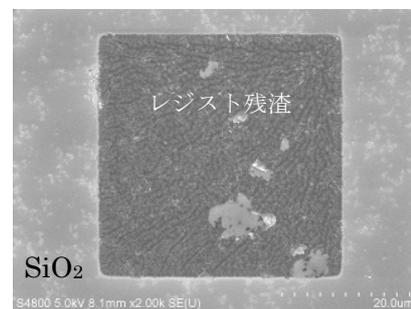
【実験方法】

- ・ SiO_2/Si 基板上に転写した CVD グラフェンに対して、マスクレス露光装置にてマスクパターンを形成する。
- ・ 反応性イオンエッチング装置を用いた O_2 プラズマによるグラフェンエッチングを行い、グラフェンを成形する。
- ・ プラズマアッシャーによるドライ処理や、有機溶媒によるウェット処理でレジストマスクを除去して、成形グラフェンのみを基板に残す。
- ・ 高分解能電界放出電子顕微鏡でグラフェン表面の観察を行う。

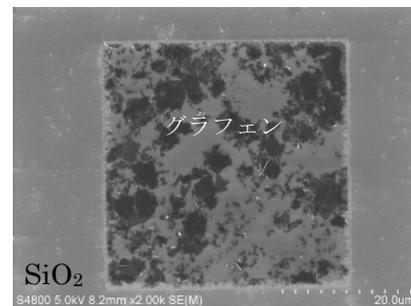
3. 結果と考察 (Results and Discussion)

Fig.1 に成形後のグラフェンの SEM(scanning electron microscope)像を示す。Fig.1(a)に示すように、 O_2 プラズマエッチング時にレジストが硬化し、その後除去しにくくなるため、当初はグラフェン上にレジスト残渣が多くみられた。しかし、レジスト剥離条件を検討することで、

Fig.1(b)に示すように、グラフェン上のレジスト残渣を除去することに成功した。これにより、グラフェンを配線形状に加工することが可能になり、電極形成の後にグラフェン配線の抵抗測定を行うことができるようになった。



(a)



(b)

Fig. 1 SEM images of graphene after processes.

4. その他・特記事項 (Others)

謝辞:本研究は、経済産業省と NEDO の「低炭素社会を実現する超低電圧デバイスプロジェクト」に係わる業務委託として実施した。

微細加工 PF NIMS 施設 (F-14-NM-0100)

5. 論文・学会発表 (Publication/Presentation)

なし。

6. 関連特許 (Patent)

なし。