

課題番号 : F-14-AT-0005  
利用形態 : 機器利用  
利用課題名(日本語) : 電流標準実現に向けた単電子素子の作製  
Program Title (English) : Fabrication of single-electron devices for current standard  
利用者名(日本語) : 秋山 美郷<sup>1)2)</sup>, 中村 秀司<sup>2)</sup>  
Username (English) : M. Akiyama<sup>1)2)</sup>, S. Nakamura<sup>2)</sup>  
所属名(日本語) : 1)東京都市大学大学院, 2)産業技術総合研究所  
Affiliation (English) : 1) Tokyo City University, 2) AIST

## 1. 概要(Summary)

昨今、より不確かなの小さい電流標準の実現に向けた研究が盛んに行われている。電流はその単位「クーロン/秒」からもわかるように、流れる電荷の数そのものである。そこで単一の電荷を高い精度で電氣的に放出、制御することで不確かさがより小さく、そして直接的な電流標準の実現が期待される。

本研究では、「Tunable Barrier Pumping (TBP)」と呼ばれる手法による素子を用いる。そこで実際に TBP 素子による単電子を確認するため、TBP 素子作製の各工程における条件出しを行った。

## 2. 実験(Experimental)

利用した装置

スピコーター, ホットプレート, 小型真空蒸着装置, プラズマアッシャー, 低真空走査電子顕微鏡

TBP 素子を作製するため、各工程における条件出しを行った。半導体二次元電子系基板上にアライメントマーク、エッチングライン、オーミック電極、ゲート電極を順に作製した。各段階において、光学顕微鏡および低真空走査電子顕微鏡による観察を行い、最適な作製条件を検証した。

## 3. 結果と考察(Results and Discussion)

基板上に作製した各工程の光学顕微鏡画像を Fig.1 から Fig.4 に示す。

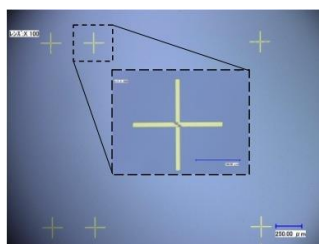


Fig.1 Alignment Marks.

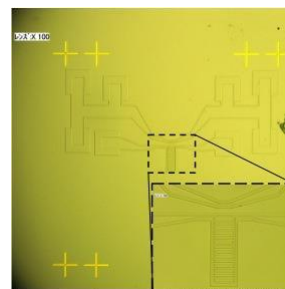


Fig.2 Wet Etching Line.

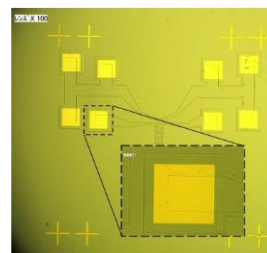


Fig.3 Ohmic Contacts.



Fig.4 Electrodes.

以上に示したように、ポジレジストによるリフトオフ法を用いて TBP 素子を作製することができた。

## 4. その他・特記事項(Others)

なし。

## 5. 論文・学会発表(Publication/Presentation)

The Conference on Precision Electromagnetic Measurements 2014, 平成 26 年 8 月.

## 6. 関連特許(Patent)

なし。