

利用課題番号 : F-13-WS-0055
 利用形態 : 共同研究
 利用課題名 (日本語) : SiC-FET ダイの銀ナノペーストを用いたダイボンディング条件の最適化
 Program Title (English) : Optimization of a die-bonding condition for SiC-FET utilizing Ag nano-paste
 利用者名 (日本語) : 岡村勝也
 Username (English) : Katsuya Okamura
 所属名 (日本語) : 高エネルギー加速器研究機構
 Affiliation (English) : High Energy Accelerator Research Organization

1. 概要 (Summary) :

SiC-FET 用の平型パッケージを開発中である。このパッケージでは良好な熱伝導を得るために、素子ダイの両面を銀ナノペーストで接着する構造にしたいと考えているが、ダイ表面がアルミコーティングされているため、そのままでは銀ナノペーストが使えないという問題がある。

そこで、その対策としてダイ表面をジンケート処理することにより密着性を向上することを検討した。

Si 基板を用いた事前検討では基板の抵抗率の大小によりジンケート処理の反応速度に差が生じる事、基板裏面を被覆することが対策として有効であることが分かった。そこで SiC-FET ダイの処理においても裏面被覆の有無をパラメータとしてジンケートの一様性の比較を行った。その結果、SiC においても裏面被覆の有効性が確認できた。

2. 実験 (Experimental) :

Fig. 1 に示すような SiC ダイのサンプルを用い、Table 1 に示すジンケート溶液を用いてジンケート処理を行った。測定は電気化学測定装置 HZ-7000、浸漬時間は 100 秒とした。サンプルは 2 個とし、1 個は裏面をテープにより被覆した。

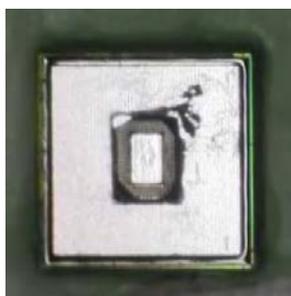


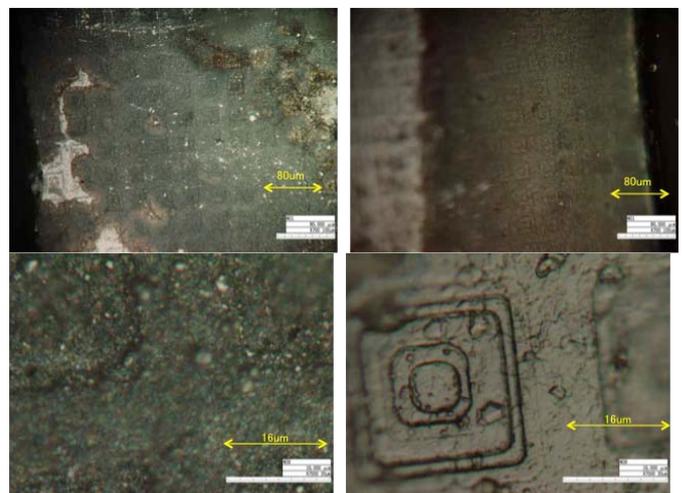
Fig.1 Photograph of sample die(2.4mmx2.4mm).

Table 1 Zincate solution.

試薬	濃度 / g·dm ⁻³
NaOH	230
ZnO	50

3. 結果と考察 (Results and Discussion) :

ジンケート処理後のダイ表面の拡大図を裏面カバー有り (左) と無し (右) とを比較して Fig. 2 に示す。



With reverse side coated. Without reverse side coated.

Fig.2 Surface structure after zincate treatment.

裏面を被覆した場合の方が Zn による表面置換がよく行われており、裏面を被覆する手法の有効性が明らかとなった。

4. その他・特記事項 (Others) :

本研究は早稲田大学の斎藤美紀子教授、加藤邦男次席研究員との共同で行われた。

5. 論文・学会発表 (Publication/Presentation) :

なし

6. 関連特許 (Patent) :

なし