

課題番号 : F-13-UT-0091
利用形態 : 機器利用
利用課題名 (日本語) : 高消光比 2 層型ワイヤーグリッド偏光子
Program Title (English) : Double-layer Wire Grid Polarizer for Improving Extinction Ratio
利用者名 (日本語) : 磯崎 瑛宏¹⁾, 菅 哲朗¹⁾, 高野 恵介³⁾, 萩行 正憲³⁾, 松本 潔²⁾, 下山 勲^{1,2)}.
Username (English) : A. Isozaki¹⁾, T. Kan¹⁾, K. Takano³⁾, M. Hangyo³⁾, K. Matsumoto²⁾,
and I. Shimoyama^{1,2)}.
所属名 (日本語) : 1) 東京大学大学院情報理工学系研究科, 2) 東京大学 IRT 研究機構, 3) 大阪大学.
Affiliation (English) : 1) Graduate School of Information Science and Technology, The University of
Tokyo, 2) Informatoin and Robot Technology Research Initiative, The University
of Tokyo, 3) Osaka University.

1. 概要 (Summary)

近年, 高速通信や大きな分子の同定, 空港での薬物検査などを応用先として, テラヘルツ波の研究が盛んになりつつある. テラヘルツ波の応用にはテラヘルツ波に応答する光学素子が必須であるが, 可視光領域と比較すると十分な光学素子が揃っていない. 基本的な光学素子である偏光子も性能が十分ではない.

本研究では, MEMS (Micro Electro Mechanical Systems)を用いて高性能な偏光子を実現する. 具体的には, 2 層のワイヤーグリッドを対象波長の 100 分の 1 程度まで接近させて形成する. 接近させることで, 層の間で起きる光の干渉を抑制することができる.

2. 実験 (Experimental)

本研究のポイントは 2 層のワイヤーグリッドを数ミクロンオーダーのギャップを介して形成する点にある. この実現のために, SOI (Silicon on Insulator)基板のデバイス層をスペーサーとして用いることを考えた. 上下のワイヤーグリッド間に非常に狭いギャップを実現できていることが確認できる. なお, これら MEMS 構造は, ナノテクプラットフォームが有する電子線描画装置を活用して作製したフォトマスクを用いて実現した. 構造設計と試作のトライアンドエラーを繰り返したため, フォトマスク設計から作製までが数時間で実現できる環境は本研究を進める上で必須であった.

3. 結果と考察 (Results and Discussion)

作製した 2 層型ワイヤーグリッド偏光子の消光比は 10^4 オーダーであった. さらに, 2 層の境界面が存在

するときに典型的に表れるファブリペロー干渉が抑制されていることを確認した. このことはテラヘルツ帯の光学素子設計に新たな知見を与えることと期待している.

4. その他・特記事項 (Others)

なし.

5. 論文・学会発表 (Publication/Presentation)

(1) A. Isozaki, T. Kan, K. Takano, M. Hangyo, K. Matsumoto and I. Shimoyama, The 17th International Conference on Solid-State Sensors, Actuators and Microsystems (TRANSDUCERS'13), pp. 530-533, Barcelona, Spain, June 16-20, 2013.

6. 関連特許 (Patent)

なし.