

課題番号 : F-13-UT-0026
利用形態 : 機器利用
利用課題名 (日本語) : 3次元集積回路の撮像素子応用
Program Title (English) : Three-dimensional Integrated Circuits for Imaging Device Applications
利用者名 (日本語) : 後藤正英¹⁾, 年吉 洋²⁾
Username (English) : M. Goto¹⁾, H. Toshiyoshi²⁾
所属名 (日本語) : 1) NHK放送技術研究所, 2) 東京大学先端科学技術研究センター
Affiliation (English) : 1) NHK Science and Technology Research Laboratories, 2) RCAST, The University of Tokyo

1. 概要 (Summary)

撮像用のフォトダイオードアレイを集積化したシリコン基板と、光電流を計測してA/D変換する電子回路を集積化した基板同士を金属バンプで貼り合わせて、撮像した信号を基板に垂直な方向に伝達し、高速で高密度信号処理する3次元集積回路を製作した。

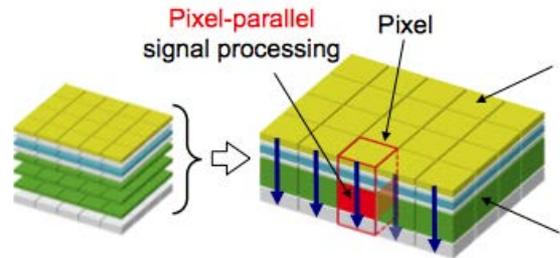


Fig.1 Concept of 3-D stacked imager.

2. 実験 (Experimental)

ナノテクノロジープラットフォーム施設が管理する電子ビーム描画装置を利用してフォトマスクを共同試作し、東京大学生産技術研究所のMEMS系クリーンルームを使用して接合部分の電極を形成し、ウエハ接合のための予備実験を行った。

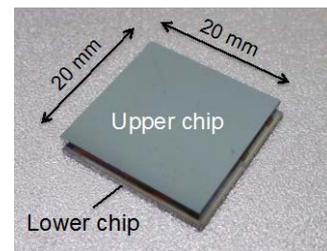


Fig.2 Bonded silicon wafer (2cm square).

3. 結果と考察 (Results and Discussion)

FDSOI基板中に製作したトランジスタ同士をウエハ接合して3次元集積化するためのプロセス技術を考案した。また、接合前後の回路特性を比較して、接合による特性の劣化が無いことを実験的に確認した。さらに、多数の接合電極から構成された回路の動作を検証するため、CMOSインバータを101段接合した3次元構造型のリングオシレータを試作し、駆動電圧1.8Vで周期1.4 μ sで発振することを確認した。

4. その他・特記事項 (Others)

なし。

5. 論文・学会発表 (Publication/Presentation)

- (1) M. Goto et al., in Proc. 2013 IEEE SOI-3D-Subthreshold Microelectronics Technology Unified Conference (S3S), Oct. 7-10, 2013, Hyatt Regency Monterey, Monterey, CA, USA.
- (2) 後藤正英、萩原 啓、井口義則、大竹 浩、更屋拓哉、日暮栄治、年吉 洋、平本俊郎、「撮像デバイスの3次元構造化に向けた画素内A/D変換回路の設計」第30回「センサ・マイクロマシンと応用システム」シンポジウム、2013年11月5日～7日、仙台国際センター、6PM3-PSS-044.

6. 関連特許 (Patent)

なし。