

課題番号 : F-13-UT-0005  
利用形態 : 技術代行  
利用課題名 (日本語) : MEMS マイクロロボット用人工神経回路網 LSI チップの微細加工  
Program Title (English) : Micro Fabrication of Artificial Neural Networks LSI Chip for MEMS Microrobot  
利用者名 (日本語) : 齊藤 健  
Username (English) : K. Saito  
所属名 (日本語) : 日本大学理工学部精密機械工学科  
Affiliation (English) : Dept. of Precision Machinery Eng., College of Sci. and Technology, Nihon Univ.

## 1. 概要 (Summary)

私は、マイクロ・ナノデバイスならびに知覚情報処理・知能ロボティクスの分野で、特に人工神経回路網および小型のアクチュエータを集積したミリメートルサイズの自立歩行ロボットを研究している。頭脳部分の集積化の可能性として、東京大学大規模集積システム設計教育研究センターの相乗り VLSI 回路試作環境ならびにナノテクノロジー・プラットフォームに注目し、フェニテックセミコンダクター社の  $0.6\mu\text{m}$  LSI チップ試作に参加した。

## 2. 実験 (Experimental)

人工神経回路網は、生物の神経回路網と同様にパルス波形を信号処理に用いる。すなわち、現在ロボット制御の主流であるデジタル信号処理と異なり、生物の巧みな情報処理機構をロボット制御に応用する研究である。人工神経回路網を構築するにあたり、その基本構成要素である人工神経素子モデルをアナログ電子回路で表現した。本課題では、フェニテックセミコンダクター社の  $0.6\mu\text{m}$  LSI チップ設計試作をおこなった。主な設計環境は、VDEC の所有する Cadence 社(IC6.1.5)において、Virtuoso、Dracula 等を用い設計し、Synopsys 社の HSPICE にてシミュレーションをおこない、MentorGraphics 社の Calibre による DRC を用いた。また、フェニテックセミコンダクター社より納入された6インチウェハをナノテクノロジー・プラットフォームのステルスダイサーによりダイシングを行った。

## 3. 結果と考察 (Results and Discussion)

Fig.1 に試作した人工神経回路網LSIのレイアウトパターンを示す。本試作の結果、試作した人工神経素子モデルの出力を確認した(Fig.2)。今回の試作成功により、今後も継続して利用する予定であり、人工神経素子モデルをネットワーク化し機能を持たせた人工神経回路網LSIの

設計試作を行い、MEMSマイクロロボットの筐体に直接実装を行う予定である。

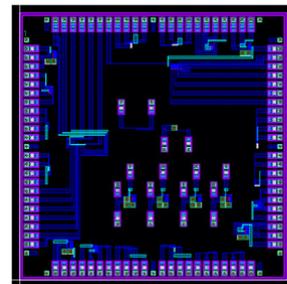


Fig.1 Artificial neural networks LSI.

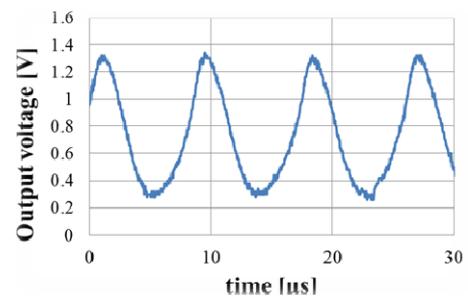


Fig.2 Output waveform of artificial neuron model.

## 4. その他・特記事項 (Others)

電気学会 電子・情報・システム部門論文奨励賞受賞

## 5. 論文・学会発表 (Publication/Presentation)

(1) K. Saito, M. Takato and F. Uchikoba, IGI Global Engineering Creative Design in Robotics and Mechatronics, (2013) pp.1-10.

(2) 齊藤 健, 高藤 美泉, 関根 好文, 内木場 文男, 日本ロボット学会誌, Vol.31, No.7, (2013) pp.684-688.

(3) K. Saito, S. Takahama, S. Yamasaki, M. Takato, Y. Sekine and F. Uchikoba, Proceedings of International Joint Conference on Neural Networks, (2013) pp.529-534.

## 6. 関連特許 (Patent)

なし。