課題番号 : F-13-TU-0055

利用形態:機器利用

利用課題名(日本語): 微細構造電極・誘電体薄膜の作成法に関する研究

Program Title (in English) : Fabrication Techniques of Nano-electrodes and dielectric thin films

利用者名(日本語):山之内和彦

Username (in English) : <u>Kazuhiko Yamanouchi</u>

所属名(日本語):東北大学名誉教授

Affliation (in English) : Emeritus Professor of Tohoku University

1. 概要 (Summary):

高周波デバイスへのさらなる応用が期待される弾性表面波について、その特性評価のためのすだれ状電極の作成を行った。圧電基板上にポジ型レジストを塗布し、マスクアライナーを用いて露光の後、現像を行い、電極幅 $2\mu m$ のレジストパターンを作成した。マグネトロンスパッター装置を用いて、Al、Cu/Cr、 SiO_2 薄膜を成膜し、その後、リフトオフにより、所望のすだれ状電極、及び SiO_2 薄膜を得た。

2. 実験 (Experimental):

電極作成のため、レジストスピンナー、マスクアライナー、マグネトロンスパッター装置、膜厚測定装置、及び光学顕微鏡を用いて圧電性基板上にすだれ状電極を作成、光学顕微鏡及び膜厚計を用いて電極パターの評価の評価を行った。また、基板上にマグネトロンスッパター装置を用いて誘電体薄膜を作成した。

3. 結果と考察 (Results and Discussion):

圧電性基板上に 2μm 幅の電極を作成し、特性評価 に必要な所望のすだれ状電極を得ることができた。

また、基板上に所望の膜厚の誘電体薄膜を得ることができた。

4. その他・特記事項 (Others)

なし

<u>5. 論文・学会発表 (Publication/Presentation)</u>:

- (1) K.Yamanouchi, 2013 IEEE Joint UFFC, EFTF and PEM Symposium Proc. pp. 1061-1064
- (2) K.Yamanouchi, H.Odagawa and I.Iwai, 2013 IEEE Joint UFFC, EFTF and PEM Symposium Proc. pp. 745-748

6. 関連特許 (Patent)

なし