

課題番号 :F-13-TU-0040
 利用形態 :機器利用
 利用課題名（日本語） :ステンシルマスク作成など
 Program Title (English) :Fabrication of Stencil Mask etc.
 利用者名(日本語) :河合 恒, 徳永 博司
 Username (English) :K. Kawai, H. Tokunaga
 所属名(日本語) :株式会社株式会社 M・T・C
 Affiliation (English) :M・T・C, Co., Ltd.

1. 概要 (Summary)

半導体製造工程のリソグラフィーに使用されるマスク及びレチクルの費用は拡大の一途を辿っている。シリコンウェハーに高速で直接デザインを描画できる露光機が期待されている。我々は、PARAM 社が提案している下記構造のマルチビーム EB 露光装置のヘッド部品の試作を行った。

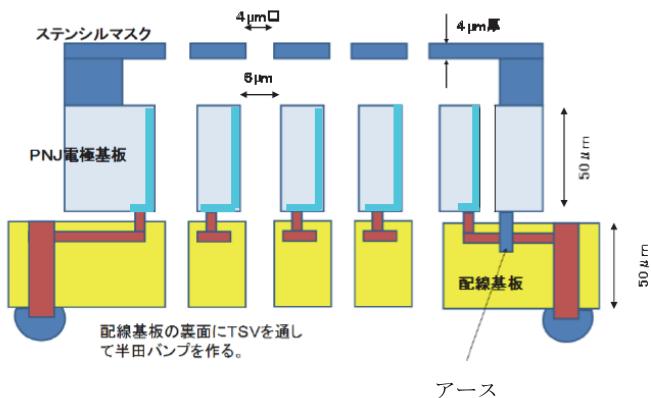


Fig.1 Schematic of EB exposure head (PARAM Corporation)

本年度は、縦穴構造の側壁に PN ジャンクションを持つ PNJ 電極基板 (Fig.1) の試作を中心に行なった。

2. 実験 (Experimental)

縦構造の PN ジャンクションを作成するために次の工程を実施した。

使用基板：デバイス層 50μm 厚さの P 型 SOI 基板

1)N 拡散層の形成

当該 SOI 基板に 2μm x 8μm x 50μm 深さのボックス層まで貫通するトレンチを DeepRIE 装置を用いて形成した。その後、トレンチ側面全体に燐拡散炉を用いて、燐押込み拡散を行い N 拡散層を形成した。

2)P 層の露出とビーム光路の開口

N 拡散時に形成された燐ガラスは VaporHF エッチャにて除去を行なった。その後、2μm x 8μm トレンチ

の 8μm 側壁の片方のみ N 拡散を残すため、2μm x 8μm x 50μm 深さのトレンチにレジストを埋込、ビーム光路用の開口部分を露光して 6μm x 8μm x 50μm 深さのボックス層まで貫通するトレンチを DeepRIE 装置を用いて形成した。

3. 結果と考察 (Results and Discussion)

レジストの塗布条件に低速から高速回転に移行する段階で、回転数 0 のステップを相当時間挿入することにより、2μm x 8μm x 50μm 深さのトレンチにはほぼ隙間なくレジストを埋め込むことが可能となった。

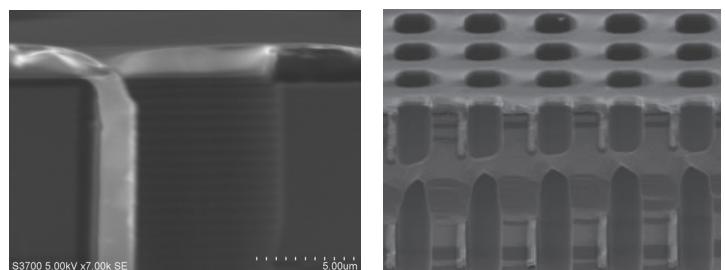


Fig.2 Cross-sectional SEM image of silicon trench structure

また、2μm x 8μm の 8μm 側壁片方をエッチングして、側壁片方を N 型、もう片方を P 型とするトレンチ構造を作成することに成功した (Fig.2)。現在は、配線基板の試作をしており、配線基板の完成後に 3 基板張り合わせを行い、実際にビーム偏向が可能かを来年度に検証する予定である

4. その他・特記事項 (Others)

Yasuda et al.: Multiaxis and multibeam technology for high throughput maskless E-beam lithography, J. Vac. Sci. Technol. B, Vol. 30, No. 6, Nov/Dec 2012

5. 論文・学会発表 (Publication/Presentation)

E I P B N 2012 (H a w a i i) にて、原理提案発表。

6. 関連特許 (Patent)

特開 2014-3279