

課題番号 : F-12-TU-0013
 利用形態 : 機器利用
 利用課題名 (日本語) : 光マイクロシステムの研究
 Program Title (English) : Creation of innovation centers for advanced interdisciplinary research areas
 Program
 利用者名(日本語) : 佐藤 史朗
 Username (English) : Shiro Satoh
 所属名(日本語) : 東北大学マイクロシステム融合研究開発センター
 Affiliation (English) : Microsystem Integration Center, Tohoku University

1. 概要 (Summary)

目的は、赤外センサー用真空パッケージングを、CMOS プロセスに完全に整合した方式で実現するため、擬似的な構造を用いて接合実験を行い、本実験で採用した方式の可能性を確認することである。

具体的には、CMOS プロセスで作成された回路基板、センサーへの入力用光学素子が形成された Si 基板同士を金属接合し、真空封止を実現する。

CMOS プロセスコンパチのため、最高接合温度はバックエンドプロセス温度 (400°C) 以下でなければならないが、製造マージンの点から 350°C 以下が要求されている。また、後工程のリフロー温度 (約 230°C) にさらされるため、その温度に耐える必要がある。利用できる金属は、CMOS プロセスで利用する金属の、Al、Cu、Ge に限られ、それ以外は汚染の観点から利用が望ましくない。

前年度までは、材料及びプロセスコスト面も考慮し、材料として Al を、プロセスとして熱圧着のみを用い、395°C で真空封止が実現し、2 か月後も真空が維持されていた。しかし、390°C 以下では真空封止は実現しなかった。そのため、スパッタ方式で形成された Al 表面の酸化防止のため、Al 上にスパッタ Sn (厚さ 100 ~ 150µm) を連続形成した。そうすることで、酸化を避けられた Al 同士が接触し固相拡散することで Al 同士の接合がより低温で実現することが期待される。

上記課題に応えるため、Al-Sn スパッタ膜が接合表面に形成された、表面は井桁状構造で、断面は下駄状構造を有する 20mm□ の Si ウェハと、封止性評価のためホール状にキャビティが形成されてダイヤフラムが形成された、接合表面に Al-Sn 膜がスパッタされた 20mm□ の Si ウェハとの熱圧着接合を 350°C で試みた。

2. 実験 (Experimental)

Si ウェハへの井桁状構造および SOI ウェハへのキャビティ形成は住友精密製 DeepRIE 装置で行った。Al、Sn の連続スパッタ成膜は冷却型のシバウラ製スパッタ装置で実施した。また、熱圧着は機械系共同棟の SUSS の接合装置を用いて実施した。Fig.1 に、接合に用いた表面パターンと、接合後の断面構造を示す。

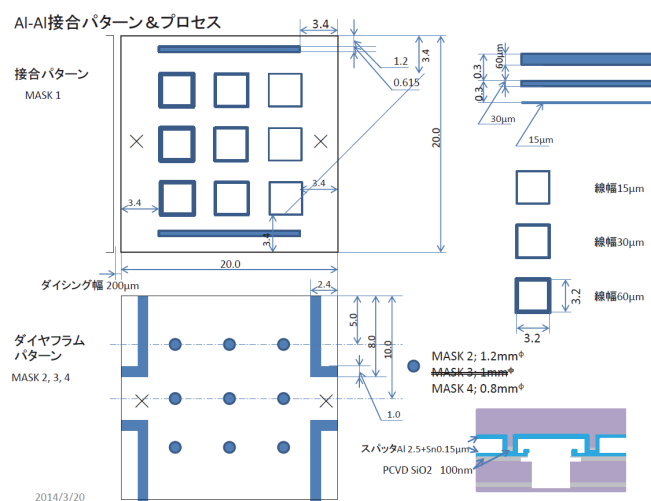


Fig.1 Mask Pattern of wafer bonding & Cross section image after bonding

接合は真空中 350°C、2 時間、111MPa の接合圧で実施した。

3. 結果と考察 (Results and Discussion)

接合後、キャビティ部にへこみが観察され、真空封止が実現できた。接合後 92 時間後のへこみ部の偏光写真を Fig.2 に示す。一枚のウェハに 9 個の円形のへこみが観察され、真空が維持されていることがわかる。

接合用 Al 表面に酸化防止用 Sn 膜を形成することで、接合が低温で実現することが分かった。接合のメカニズム

は、表面酸化膜がある場合は、圧力によるすべり変形の結果、酸化膜がやぶれて出現したベアな Al 面同士の接触により固相接合が実現する。酸化防止用に Sn 膜を表面に形成した場合は、ベアな Al 同士の接触面積が増加した結果として、熱拡散による Al の相互拡散量が増加した結果、より低温でも接合が実現すると思われる。

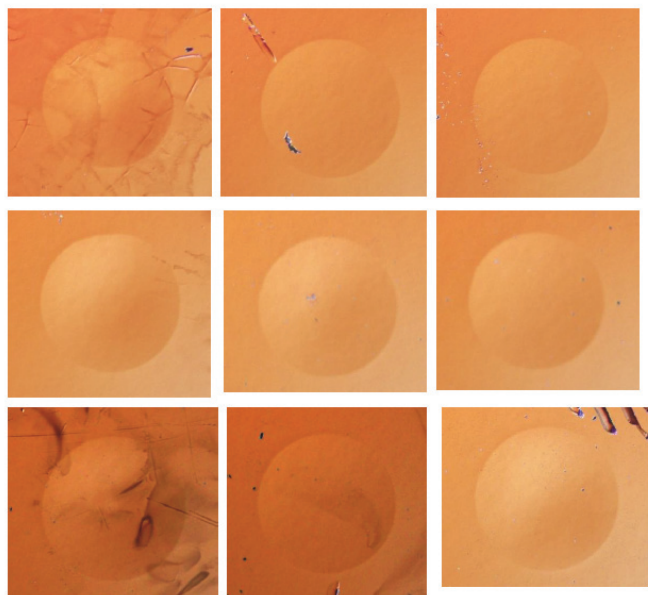


Fig.2 Bonded wafer surfaces after 96 hours

4. その他・特記事項 (Others)

先端融合領域イノベーション創出拠点形成プログラム「マイクロシステム融合研究開発」の一部である。

5. 論文・学会発表 (Publication/Presentation)

なし

6. 関連特許 (Patent)

なし