

課題番号 : F-13-TT-0044
 利用形態 : 機器利用
 利用課題名 (日本語) : 平面基板タイプの超小型 MI センサ素子開発
 Program Title (English) : Development of the Super-small MI sensor on plane substrate
 利用者名 (日本語) : 佐々木 晋一, 王 国安, 本蔵 義信
 Username (English) : Shinichi Sasaki, Wang Guoan, Yoshinobu Honkura
 所属名 (日本語) : マグネデザイン株式会社
 Affiliation (English) : magnedesign corporation

1. 概要 (Summary)

電子コンパスは、現在スマートフォンに標準搭載されており、その生産数量は年5億個以上と年々増加している。近年、電子コンパスは磁気ジャイロ機能としても注目を集めており、さらなる小型化、低消費電力化、高精度化が求められている。超小型、高精度な MI センサ実現の為、V溝構造を有する Si 基板上に微細加工パターンの形成検討を行っている。

通常スピコートによるレジスト塗布では、立体構造物への均一なレジスト成膜が困難である為、本実験では、豊田工業大学 佐々木実教授に御指導頂き、スプレーコーターによるレジスト塗布の実験を行った。

2. 実験 (Experimental)

Figure 1.に実験に用いた V 溝構造 Si 基板を示す。V 溝構造は、KOH 水溶液を用い Si(100)面に対し異方性エッチングすることにより作製した。

スプレーコーターは、USC-2000ST を一部改造したものを使用した。レジストは、S1813G(ロームアンドハース製)を用いレジスト粘性、成膜中基板温度、塗布流量をパラメーターとしレジスト塗布条件の検討を行った。露光については、コンタクト露光機を用いパターンを形成した。

3. 結果と考察 (Results and Discussion)

レジストの均一性評価は、露光後のパターン形状により確認した。その結果、スプレー塗布方法では、傾向として V 溝上部エッジ部はレジストが薄く、下部エッジ部はレジストが厚く形成される事がわかった。V 溝上部エッジ部については、レジストが基板に付着した際に流れることにより薄くなり、逆に V 溝下部は、レジストが溜まることにより厚くなると考える。

Figure 2.にレジスト粘性を変更した場合のパター

ン外観結果を示す。塗布流量は、レジスト膜厚を一定にする為、レジスト粘性に合わせ変更し、基板温度は、レジスト感度低下を懸念し、110°C設定とした。

Figure 2.より、レジスト粘性を上げることで、V 溝エッジ部も、より均一にレジストコートされていることがわかる。レジスト粘性を上げることで、基板にレジストが付着した際にレジストが流れづらくなった為と考える。

本実験では、レジスト粘性、基板温度、塗布流量を調整する事により、L/S=3 μ m/3 μ m まで形成できることを確認できた。今後さらなる微細化の為に、詳細な条件出しが必要と考える。

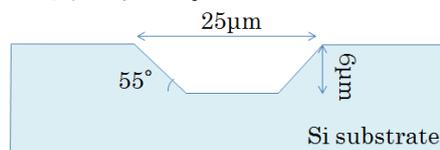


Figure 1. Schematic drawing of a cavity structure of Si substrate.

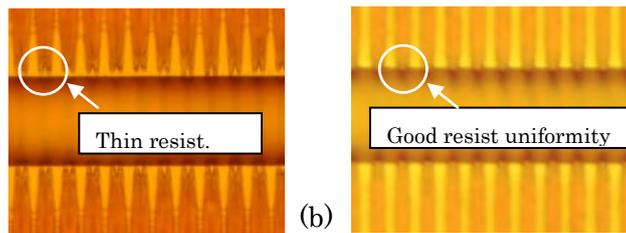


Figure 2. Image of the Line-and-space pattern across a cavity. (L/S=3 μ m/3 μ m)

(a) resist:thinner=1:10, Mass flow 35sccm (2 times).

(b) resist:thinner=1:1, Mass flow 5sccm (2 times).

4. その他・特記事項 (Others)

関連のある課題 : F-13-NU-0089

5. 論文・学会発表 (Publication/Presentation)

なし。

6. 関連特許 (Patent)

なし。