

利用課題番号 : F-13-NU-0029  
 利用形態 : 機器利用  
 利用課題名 (日本語) : シリコンナノデバイス及び分子・バイオ CMOS 融合デバイスの研究  
 —分子エレクトロニクスのための電子ビーム蒸着によるシリコン酸化膜形成—  
 Program Title (English) : Electrode formation using EB deposition for molecular electronics  
 利用者名 (日本語) : 鈴木 華  
 Username (English) : H. Suzuki  
 所属名 (日本語) : 名古屋大学大学院 工学研究科  
 Affiliation (English) : Graduate School of Engineering, Nagoya University

### 1. 概要 (Summary)

分子エレクトロニクスの実現にむけて、電子ビーム蒸着によるシリコン酸化膜形成を行った。近年、微細化に限界が見えつつあるシリコン半導体集積回路の次世代技術として、分子エレクトロニクスが注目を浴びている。本課題においては、次世代の集積回路素子として期待されている超分子金属錯体の電気特性評価を行うことを目的としている。超分子金属錯体の中でも、ルテニウム二核錯体の評価を行った。

### 2. 実験 (Experimental)

電子ビーム蒸着装置を使用して、シリコン酸化膜 (SiO<sub>2</sub>) 形成を行った。超分子金属錯体固定部分を SiO<sub>2</sub> のリフトオフパターンニングで形成した。

はじめにレジストパターンニングを行った後、電子ビーム蒸着装置を利用して SiO<sub>2</sub> の成膜を行った。蒸着中の真空度は 5×10<sup>-4</sup>Pa 程度であった。蒸着レートは 2.0 Å/sec 程度になるようにエミッション電流を調節した。電極形成後に、電流電圧特性をセミオート・プローバならびに半導体パラメータにより測定した。

### 3. 結果と考察 (Results and Discussion)

ルテニウム二核錯体を 0~15 層積層した際の電流電圧特性の両対数プロットを Fig.1 にしめす。また、各層において+1V と-1V のときの電流値 (ピーク電流) を抽出したものを Fig.2 に示す。

ピーク電流については、印加電圧の正負に関係なく指数的に減少していることがわかる。積層数が小さい場合または印加電圧が正の場合は、傾き (gradient: grad) があまり変化せず近い値をとっている。つまり、積層数増加に伴い抵抗値のみが増加したといえる。しかし、積層数が大きく印加電圧が負の場合は、急激に

傾きの値が増加している。

以上の結果より、積層数が小さい場合と積層数が大きく印加電圧負の場合とは伝導機構が異なることは明らかであり、本研究で測定したルテニウム二核錯体では二種類の伝導機構が共存するということが示唆される。

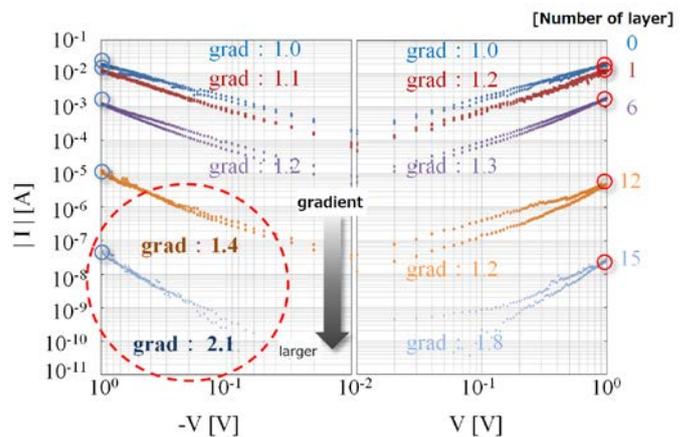


Fig.1 Electrical characteristic of Ru complexes dependence on the number of layers.

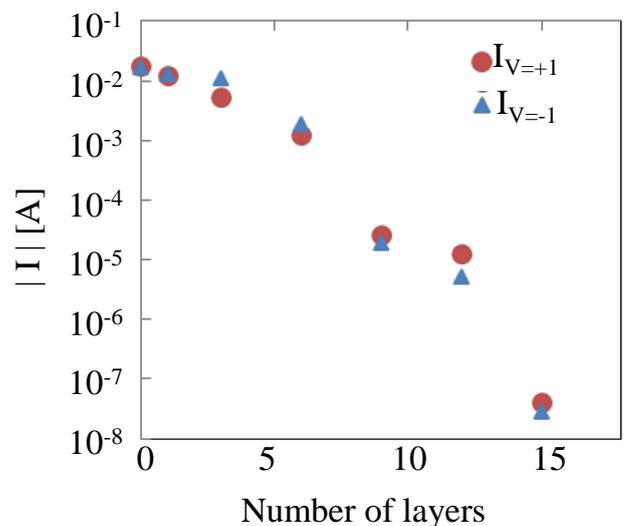


Fig.2 Peak current of Ru complexes dependence on the number of layers.

#### 4. その他・特記事項 (Others)

なし。

#### 5. 論文・学会発表 (Publication/Presentation)

- (1) H. Suzuki, M. Haga, and K. Nakazato,  
"Electronic Conduction Characteristics through  
Self-Assembled Multilayers of Ruthenium  
Complexes between Metal Electrodes," in Proc.  
KJF International Conference on Organic  
Materials for Electronics and Photonics, Aug.  
2013, p. 48. (Busan, 2013/08/27-31)

#### 6. 関連特許 (Patent)

なし。