

利用課題番号 : F-13-NM-0052  
利用形態 : 機器利用  
利用課題名 (日本語) : 表面修飾ナノグラフェン薄膜を用いた電界効果型トランジスタ (FET) の作成  
Program Title (English) : Preparation of nano-graphene thin film field-effect transistors  
by a selective-area growth method  
利用者名 (日本語) : 石井 孝文  
Username (English) : T. Ishii  
所属名 (日本語) : 東北大学 工学研究科応用化学専攻  
Affiliation (English) : Tohoku University

### 1. 概要 (Summary) :

当研究室では Si/SiO<sub>2</sub> 基板上の Al<sub>2</sub>O<sub>3</sub> 薄膜マイクロパターン表面にナノグラフェン薄膜を選択的に成長させることに成功しており, この手法を用いればナノグラフェン電子デバイスを簡便に作成できると考えられる. 本研究ではこの選択成長ナノグラフェン薄膜を電界効果型トランジスタ (FET: Field Effect Transistor) として応用し, その評価を行った.

### 2. 実験 (Experimental) :

#### 【利用した主な装置】

- ・レーザー露光装置 (D-light, DL-1000/NS)
- ・12 連電子銃型蒸着装置 (RDEB-1206K)
- ・極低温プローブシステム
- ・自動スクライバー

【実験方法】 FET の作製は次の(a)~(d)の 4 工程によって行った. (a) SiO<sub>2</sub>/Si 基板上にスパッタ Al<sub>2</sub>O<sub>3</sub> 薄膜を形成. (b) フォトリソグラフィと液相エッチングによる Al<sub>2</sub>O<sub>3</sub> 薄膜マイクロパターンの作成. (c) Al<sub>2</sub>O<sub>3</sub> 薄膜表面へのナノグラフェン薄膜の選択成長. (d) フォトリソグラフィ, Au/Ti 電極の蒸着形成, リフトオフによるナノグラフェン薄膜上への電極形成.

以上のように作製した FET について, 極低温プローブシステムを用いて, 真空中での FET 特性評価を行った.

### 3. 結果と考察 (Results and Discussion) :

作製したナノグラフェン薄膜 FET はチャンネル幅 5 μm, 長さ 20 μm, ナノグラフェン薄膜のナノグラフェン平均成長層数が 1 層である. FET 特性評価を行った結果を Fig. 1 に示す. ナノグラフェン薄膜 FET の電気伝導度がゲート電圧により変化している様子が観察

された. また, グラフェン特有のアンバイポーラ特性を示していることがわかった. 今回の実験結果は室温での FET 特性であり, 今後, 極低温~室温における FET 特性を調べることで, ナノグラフェン薄膜の FET 特性がどのようにして発現しているか調査する予定である.

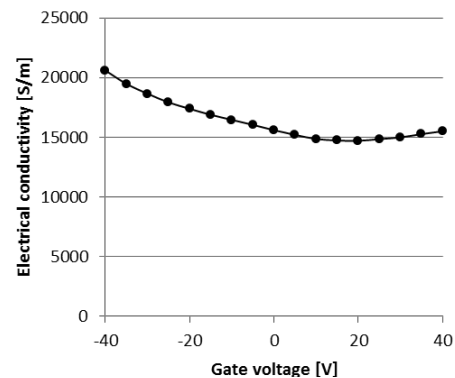


Figure 1 - Back-gate transfer characteristics of the nano graphene-FET.

### 4. その他・特記事項 (Others) :

なし

### 5. 論文・学会発表 (Publication/Presentation) :

- (1) 石井孝文, 干川康人, 京谷隆, 岡井誠, "選択成長ナノグラフェン薄膜を用いた電界効果型トランジスタの作成", 高分子・ハイブリッド材料研究センター 2013 PHYM シンポジウム, 平成 25 年 6 月 10 日
- (2) Takafumi Ishii, Yasuto Hoshikawa, Takashi Kyotani, Makoto Okai, "Preparation of graphene field-effect transistors by a selective-area growth method", The 3rd Dalian University of Technology – Tohoku University Joint Symposium in Chemistry, 2013.12.18

### 6. 関連特許 (Patent) :

なし