

利用課題番号 : F-13-NM-0001
利用形態 : 技術補助
利用課題名 (日本語) : 電子線描画による金属ナノギャップ電極のための微細構造の作製
Program Title (English) : Fabrication of Microstructure for Metal Nanogap by Electron Beam Lithography
利用者名 (日本語) : 古田 成生
Username (English) : S. Furuta
所属名 (日本語) : 株式会社船井電機新応用技術研究所
Affiliation (English) : Funai Electric Advanced Applied Technology Research Institute Inc.

1. 概要 (Summary) :

絶縁基板の上に数 nm のギャップを持つ金属電極を作製すると、真空中での電圧印加により抵抗スイッチング効果が発現する。この現象が産総研で発見されたのち、弊社は発見者のグループと共同研究を行い、抵抗スイッチング現象の原理解明、実用化に向けた構造、駆動方法の改良を行っている。

筆者はこの研究の中で主に構造に関する部分を担当しており、縦型ナノギャップ、TEM 観察用ナノギャップ等を作製してきた。この中で素子の 100 nm 以下の微細化を進めており、80 nm 程度までは実現できたが、装置の性能などの理由でそれ以上の微細化が困難になってきていた。

そこで、今回は加速電圧 100 kV の EB 描画装置を用いて、より微細なナノギャップ素子を作製するためのライン、ホール等の微細構造を作製することを研究の目的とする。

2. 実験 (Experimental) :

【主に利用した装置】

電子ビーム描画装置

【実験方法】

今回は、EB 描画装置の描画条件探索を目的として、10 mm 角の熱酸化膜付 Si 基板上に EB 描画装置でホールアレイを描画、現像した。

使用レジストは ZEP520A で、描画パターンは直径 40 nm のホールアレイ。また、ドーズ量に関しては、ビーム電流を 100 pA に固定、条件探索としてドーズ時間を 10 μ sec から 250 μ sec まで変更し、適した条件を探索した。

3. 結果と考察 (Results and Discussion) :

図 1 にドーズ時間 50 μ sec、図 2 にドーズ時間 200

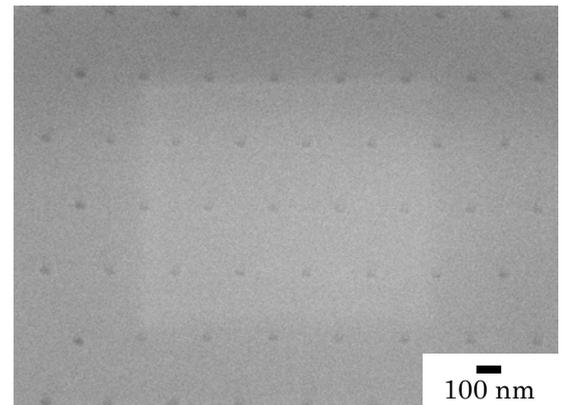


図 1 ドーズ時間 50 μ sec ホールの SEM 像

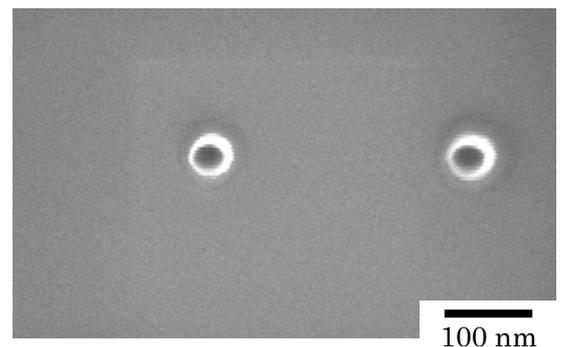


図 2 ドーズ時間 200 μ sec ホールの SEM 像

μ sec のホールアレイの SEM 像を示す。見てわかるとおり、ドーズ時間 50 μ sec ではホールはうっすらとしか出来ていない。ドーズ時間 200 μ sec では直径約 40 nm のホールが出来ているが、断面観察が出来なかったためホールが貫通しているかどうかは不明。

4. その他・特記事項 (Others) :

なし

5. 論文・学会発表 (Publication/Presentation) :

なし

6. 関連特許 (Patent) :

なし