

利用課題番号 : F-13-KT-0083
利用形態 : 技術補助
利用課題名 (日本語) : 高解像度 LED プリントヘッド用 LED アレイチップの開発
Program Title (English) : Development of LED array chip for high-resolution LED print head
利用者名 (日本語) : 松岡壮太, 直田大地
Username (English) : Sota Matsuoka, Daichi Naota
所属名 (日本語) : コーデンシ株式会社
Affiliation (English) : KODENSHI CORP.

1. 概要 (Summary) :

弊社にて高解像度 LED プリントヘッド用の LED アレイの開発を進めている。高解像度化には Line and Space $2\mu\text{m}$ の露光精度を必要とするパターンプロセスを行う必要があり、弊社露光設備では、Line and Space $2\mu\text{m}$ の達成が不可能であるため、京大ナノテクノロジーハブ拠点の機器を利用し実験を行い、本開発の実現性を見極める。

2. 実験 (Experimental) :

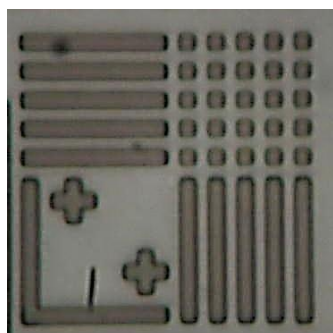
以下の手順で評価を行う。

まず、レジスト塗布装置にて $\phi 4"$ GaAs wafer にレジストのスピンコートを行い、ホットプレートにてプリベーク処理を行う。次に露光装置(ステッパー)にて露光処理後、レジスト現像装置にてレジストパターンを現像する。

なお、レジスト、GaAs wafer、露光用レチクルは弊社で用意したものを使用した。現像後のレジストパターン解像度の確認も弊社評価装置にて行った。

3. 結果と考察 (Results and Discussion) :

現像後のレジストパターンの Line and Space を確認した写真が Fig. 1 である。



- レジスト厚 $2\mu\text{m}$
- PEB 処理なし

Fig 1 Line and Space Test Pattern

Fig. 1 は弊社が用意した Line and Space 確認用のパターンであり、Line 幅 $2\mu\text{m}$ 、Space 幅 $2\mu\text{m}$ で設計されている。Fig.1 から Line and Space $2\mu\text{m}$ のパターンニングは問題なく出来ていることが分かる。また、他のパターンでは Line and Space $1.0\mu\text{m}$ までパターンニング可能であることを確認している。

今回の実験で弊社が課題としていた露光精度の向上はクリアできることが分かった。2014 年度も京大ナノテクノロジーハブ拠点の機器を利用し、次のステップである高解像度 LED プリントヘッド用 LED アレイの試作評価と開発の実現性を見極めを引き続き行う予定である。

4. その他・特記事項 (Others) :

なし。

5. 論文・学会発表 (Publication/Presentation) :

なし。

6. 関連特許 (Patent) :

なし。