

課題番号 : F-13-BA-25
利用形態 : 技術代行
利用課題名 (日本語) : MOSFET のスナップバック挙動解析
Program Title (English) : Snapback behavior analysis of the MOSFETs
利用者名 (日本語) : 石塚 裕康
Username (English) : H.Ishizuka,
所属名 (日本語) : 筑波大学大学院 数理物質研究科 ナノサイエンスナノテクノロジー専攻
Affiliation (English) : Nano-science and Nano-technology, Graduate School of Pure and Applied Science,
Tsukuba University,

1. 概要 (Summary)

半導体ナノデバイスの ESD 素子として用いるトランジスタ素子の降伏(スナップバック)領域における電流・電圧の挙動が、トランジスタのゲート電圧、ウェル電圧によってどのように変化するか、2D-TCAD シミュレーターを用いて解析し、ESD 放電素子として最適なトランジスタ構造やゲート・ウェル電位条件を考察しようと考えている。(2014年度)

2013年度は、既存の2D-TCAD シミュレーターのトランジスタ構造を用いて、動作電圧の異なる3種類のトランジスタを新たに作成し、其々でスナップバック特性を表現できるかシミュレートし、2014年度に計画している研究に対して TCAD シミュレーターによる解析が有効かどうかの検討を行う。

2. 実験 (Experimental)

使用する TCAD シミュレーターは、SILVACO 製の 2D-プロセスシミュレーター及び 2D-デバイスシミュレーターである。

はじめに、プロセスシミュレーターを用い、例題として提供されている一般的なトランジスタ構造を用いてスナップバック特性動作の確認を行う。

次に酸化膜厚及びソース・ドレインの不純物濃度等のプロセス条件/仕様を合わせ込み、5V 動作仕様、3V 動作仕様、1.5V 動作仕様の3種類のトランジスタ構造を作成する。

其々のトランジスタに対して、デバイスシミュレーターを用いて、トランジスタの静特性(ゲート電圧-ドレイン電流)、スナップバック特性をシミュレートし、実際のトランジスタデバイスから得られた実験データとの比較を行う。

3. 結果と考察 (Results and Discussion)

3種類のトランジスタについて、TCAD シミュレーターを用いてトランジスタの静特性(ゲート電圧-ドレイン電流)、スナップバック特性実験データを表せることが分かった。

一方、スナップバック特性を実験データに合わせ込むためには、インパクトイオン化モデル、デバイス構造(特にゲート長、基板抵抗、ドレイン・ソース寄生抵抗)のパラメータ調整が必要であることや、実際のデバイスのレイアウト(3D的な)の検討課題も明確になってきた。

パラメータ調整に関しては、其々のパラメータに対する挙動を整理し適格な値を求める、3D的な検討に関しては、2Dを並列させるような工夫で検討するなどが考えられ、2014年度の研究の過程で検討して行きたい。

4. その他・特記事項 (Others)

本研究に関して、SILVACO の技術者から多大なサポートを頂いており、感謝いたします。

5. 論文・学会発表 (Publication/Presentation)

なし。

6. 関連特許 (Patent)

なし。