

課題番号 : F-13-AT-0142
利用形態 : 技術補助
利用課題名 (日本語) : EB 露光を用いた MTJ 素子形成
Program Title (English) : MTJs fabrication by using EB lithography
利用者名 (日本語) : 安東 健, 秋山 浩二
Username (English) : K. Ando, K. Akiyama
所属名 (日本語) : 東京エレクトロン株式会社
Affiliation (English) : Tokyo Electron Ltd.

1. 概要 (Summary)

近年、不揮発性磁気メモリ MRAM や HDD 磁気ヘッド等への開発を目的としスピントロニクス素子の研究開発が加速している。今回我々は、磁気抵抗素子 MTJs (Magnetic tunnel junctions) の基礎電気特性取得を目的としている。本研究では MTJ 作製に 2 つの手法で作製を行った。1 つ目は、Hard Mask Pillar を作製し、Ar Milling を用いて MTJ Pillar の加工後、層間絶縁膜を成膜し、EB を用いて上部コンタクトホールを形成するという *Process A*。2 つ目は EB を用いて Pillar を作製後、層間絶縁膜成膜、リフトオフを用いて上部コンタクトを形成する *Process B* である。

2. 実験 (Experimental)

Process A では Pillar 状の Hard Mask サンプルを作製し、そのサンプルを Ar Milling (IBE) を用いて、下部 MTJ 層まで物理的に Etching した。Pillar Size は 130nm~100 μ m まで幅広く存在する。このサンプルに保護膜としてスパッタ装置を用いて SiN を成膜、層間絶縁膜としてプラズマ CVD 装置により SiO₂ を成膜した。その後スピコーターを用いレジスト塗布、電子線描画装置 (EB) を用い上部コンタクトホールの露光を行い、露光後 RIE で SiO₂、SiN を Etching し断面観察に取り組んだ。

Process B では、マスクレス露光装置を用いて電極加工後、EB を用いて MTJ Pillar を露光、IBE にて柱状に加工し、スパッタ装置にて絶縁膜成膜後、リフトオフするというプロセスに取り組んだ。

3. 結果と考察 (Results and Discussion)

Process A に関して、Pillar 上に SiO₂ 成膜後、EB にてアライメントを行い Pillar 直上にコンタクトホールを空ける。現状アライメントを行うマークが大きく、100 nm 以上のズレが生じており Pillar から外れたところに穴が開いてい

る。(Fig. 1) 今後アライメントを変えるなどして改善に努めたい。

Process B に関しては Sub- μ m オーダーの MTJ にて、柱状の加工、リフトオフまで正常にできていることを確認した。Fig. 2 に得られた H-R 曲線を示す。素子に磁場を印加し、掃引した時の電気抵抗を測定することで得られているが、明瞭な Switching 特性が得られている。更に現在数百 nm オーダーの素子加工にも取り組んでおり、電流によるスピン注入磁化反転も可能になると考えている。

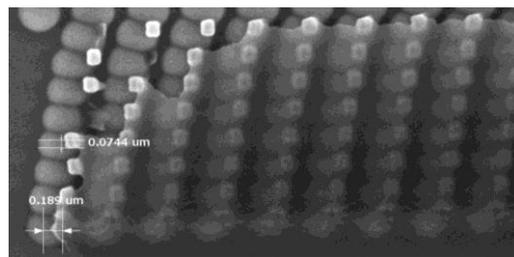


Fig.1 Image of contact hole by EBL.

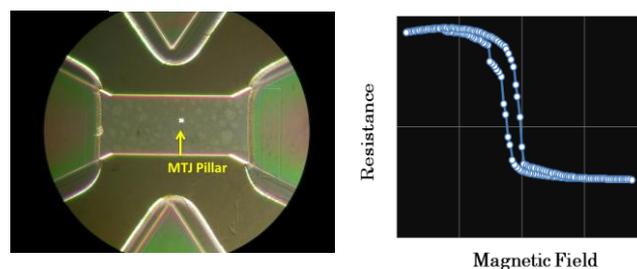


Fig.2 Image of MTJ device for electrical characteristic estimation and H-R curve.

4. その他・特記事項 (Others)

・謝辞

本研究は独立行政法人産業技術総合研究所ナノエレクトロニクス研究部門 ナノプロセッシング施設のご協力の元、行われました。

5. 論文・学会発表 (Publication/Presentation)

なし。

6. 関連特許 (Patent)

なし。