

課題番号 : F-13-AT-0058  
利用形態 : 共同研究  
利用課題名 (日本語) : ナノプローバ用新型カンチレバーの開発 その2  
Program Title (English) : Development of the New Cantilever for Nanoprober  
利用者名(日本語) : 吉田 善明  
Username (English) : Yoshida Yoshiaki  
所属名(日本語) : Wafer Integration 株式会社  
Affiliation (English) : Wafer Integration, Co., Ltd.

## 1. 概要 (Summary)

Wafer Integraton 株式会社では産業技術総合研究所の特許技術である自己検知型 AFM 方式のナノプローバ WI-3000 の開発を行っている。

その自己検知型 AFM の心臓部であるカンチレバーは MEMS プロセス技術を用いて開発しており、AFM 像の取得、I-V 測定が可能である。しかし現状、ウェハ面内で、自己検知部の抵抗値はバラつきが大きく、取得良品数の少ない状態に留まっており、また、レバーの反りが制御できておらず、微細な素子の測定は困難であった。

産業技術総合研究所の Nano-Processing Facility (NPF)では半導体デバイスや MEMS デバイスの研究がされており、そのための設備が整っている。微細な素子の測定を行うための針のプロセス開発も可能である。

そこで今回、NPF と共同研究頂き、自己検知型カンチレバーの開発を行ったので報告する。

## 2. 実験 (Experimental)

カンチレバーの加工時にバッファードフッ酸を用いているが、その際、Silicon on Insulator (SOI) 基板の BOX (Buried Oxide) 層 SiO<sub>2</sub>がどのくらい膜厚が残っているか、触針式段差計を用いて行った。また、外形のレジストパターンニングでは、既に形成されたプローブ先端 (高さ十数 μm) がレジストに覆われており、次のドライエッチング工程でダメージを受けない状態である必要がある。この外形パターンニング工程に厚膜レジストを用い、i 線露光装置 (Nikon 社製 NSR-2205i12D) にて露光を行った。外形パターンニング後の確認は、高分解能電界放出電子顕微鏡 (FE-SEM)を用いた。

## 3. 結果と考察 (Results and Discussion)

SOI 基板の BOX 層 SiO<sub>2</sub>は 600 nm の残膜があり、次工程以降のストップ層として機能する厚さであることがわかった。

外形のレジストパターンニングでは厚膜レジストの膜厚をコントロールすることでプローブ先端をレジストで覆うことができた。しかし、レジスト塗布にスピコート法を用いているため、既に形成されている高低差の大きい部分のレジストが厚くなり、現像後にレジストが残ってしまう部分があった。今後、スプレーコーターを使用したレジスト塗布法を用いて改善できないか検討を行っていく予定である。

## 4. その他・特記事項 (Others)

大塚照久、山崎将嗣、秦信宏氏には共同研究者としてご指導、ご協力を賜りました。ここに感謝の意を表します。

## 5. 論文・学会発表 (Publication/Presentation)

なし。

## 6. 関連特許 (Patent)

なし。