

課題番号 : F-13-AT-0057
利用形態 : 機器利用
利用課題名 (日本語) : CVD 成膜多層グラフェン配線への 4 端子測定用電極作製
Program Title (English) : Electric Properties of CVD Growth Multi-Layer graphene Interconnections
利用者名 (日本語) : 周 波、中野 美尚、井 亜希子、高橋 慎、近藤 大雄
Username (English) : Bo Zhou, Haruhisa Nakano, Akiko I, Makoto Takahashi , Daiyu Kondo
所属名 (日本語) : 最先端研究開発支援プログラム「グリーン・ナノエレクトロニクスのコア技術開発」
Affiliation (English) : FIRST program "Development of Core Technologies for Green Nanoelectronics"

1. 概要 (Summary)

現在の半導体デバイスの配線には銅やタングステンなどの金属が用いられているが、LSI の微細化に伴いこれらの金属配線に替わる低抵抗かつ高電流密度耐性の材料が求められている。我々は、カーボンナノチューブやグラフェンを配線材料として利用する研究を行っている。多層グラフェンは層間に特定の物質をインターカレーションすることで抵抗が下がると言われているが、微細配線応用に関する報告例は少なく、CVD 成長させたグラフェンの報告は無い。今回我々は、CVD 成長させた多層グラフェンに対し、NPF の設備を利用して微細加工(配線化)と電極の作製を行った。この CVD グラフェン配線へインターカレーションし、ラマン分光・抵抗などの変化を調べた。

2. 実験 (Experimental)

利用した装置

- ・真空蒸着装置 ・マスクレス露光装置(GreFON)
- ・Ar ミリング装置 ・スピナー ・ホットプレート
- ・プラズマアッシャー ・RIE 装置 ・FE-SEM

持ち込みの CVD 成長多層グラフェン付き基板のグラフェンの形状を、マスクレス露光装置を使用して下の手順で配線の形状とした。基板上にスピナーを用いてレジストを塗布し、ホットプレートで加熱した後、マスクレス露光装置でグラフェン上に配線形状のレジストが残るように露光、現像した。その後、Ar ミリング装置または RIE によりレジスト下にあるグラフェン以外を除去し、プラズマアッシャーとアセトン等によりレジストを除去した。この配線形状としたグラフェン上に再度マスクレス露光装置を使用して電極パターンを作製し、真空蒸着装置を使用して電極金属を成膜、リフトオフすることで電極を得た。電極金属は Au: 100~300 nm を成膜した。

3. 結果と考察 (Results and Discussion)

Fig.1 はマスクレス露光装置を使用して CVD グラフェン上に形成した 4 端子測定用電極パターンの光学顕微鏡写真である。中央の青～白い横に長い部分がグラフェンである。Fig.2 の様にグラフェンの幅、電極間の距離を変えたパターンを作製し、電気特性の距離依存性などを調べた。



Fig.1 Four terminal electrodes with graphene.



Fig.2 Electrode patterns.

4. その他・特記事項 (Others)

なし。

5. 論文・学会発表 (Publication/Presentation)

なし。

6. 関連特許 (Patent)

なし。