

課題番号 : F-13-AT-0011
 利用形態 : 機器利用
 利用課題名 (日本語) : グラフェンの電気特性評価
 Program Title (English) : Electrical property measurement of graphene
 利用者名 (日本語) : 加賀谷 宗仁, 井福 亮太
 Username (English) : M. Kagaya, R. Ifuku
 所属名 (日本語) : 東京エレクトロン株式会社 技術開発センター 次世代技術開発・第1グループ
 Affiliation (English) : Tokyo Electron Limited, Technology Development Center, Advanced Technology Development Group 1

1. 概要 (Summary)

英マンチェスター大の Novoselov、Geim らが単層グラフェンの機械的剥離および電気特性の測定に成功して以来、グラフェンに関する研究報告は爆発的に増加している。注目される理由は優れた電気特性にあり、特に移動度は $\sim 10^6 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ と群を抜いている。また、厚さが単原子層 (2.4612 Å) でスケーリングの点でも有利であることから Si に替わる超高速動作可能なトランジスタ材料として期待されている。

半導体素子応用のためにはグラフェンの電気特性の理解が必須である。しかしながら、グラフェンは層状材料であるため、電気特性測定用素子形成プロセスの難易度が高く、従来の Si プロセスとは異なる加工技術の確立が課題である。以上の背景から、本開発では電気特性測定用素子形成プロセスの構築を目的とする。

2. 実験 (Experimental)

基板として SiO₂/Si 基板上へ転写された CVD 成長単層グラフェンを用い、半導体プロセスで一般的に使用されるフォトリソグラフィにより電極形成等の加工を行った。プロセスには、マスクレス露光装置 (ナノシステムソリューションズ製)、真空蒸着装置 (エイコー・エンジニアリング製)、小型真空蒸着装置 (ビームトロン製)、プラズマアッシャー (PR500; ヤマト科学製) を使用した。なお、上記の全ての装置は独立行政法人 産業技術総合研究所 ナノプロセッシング施設の共通機器である。

3. 結果と考察 (Results and Discussion)

Fig.1 に電気特性評価用素子の走査型電子顕微鏡像を示す。プロセスフローおよび処理条件の最適化により、グラフェンの剥離およびパターン崩れを起こすことなくパターンを形成することができた。

形成した素子のドレイン電流-ドレイン電圧特性を Fig.2 (a) に示す。電流-電圧特性が線形性を示したことから、電

極-グラフェン界面でオーミック接合が形成されていることがわかる。一方、Fig.2 (b) に示したドレイン電流-ゲート電圧特性からはグラフェンに特徴的なアンバイポーラ特性は確認できなかった。この原因については更なる調査が必要だが、表面付着物等による高濃度 p 型ドーピングが原因と考えられる。

4. その他・特記事項 (Others)

なし。

5. 論文・学会発表 (Publication/Presentation)

なし。

6. 関連特許 (Patent)

なし。

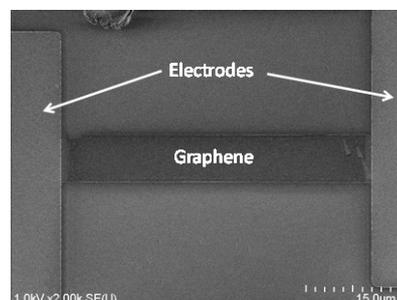


Fig.1 SEM image of the sample.

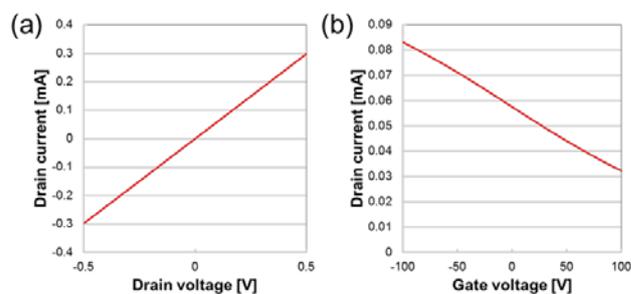


Fig.2 (a) Drain current – drain voltage and (b) drain current – gate voltage characteristics of the sample.