

課題番号 : F-12-WS-0050
 支援課題名 (日本語) : a-IGZO 層への絶縁膜並びに配線層の作製と電気的特性評価
 Program Title (in English) : Fabrication of a-IGZO FET and measurement of its electric characteristics
 利用者名 (日本語) : 深井尋史
 Username (in English) : Hirofumi FUKAI
 所属名 (日本語) : 東京工業大学
 Affiliation (in English) : Tokyo Institute of Technology

概要 (Summary) :

a-IGZO 層上へ絶縁膜並びに配線層を作製し、MOSFET の形状を作製してその各種電気的特性評価を行った。ゲート絶縁膜には 30nm、50nm、100nm の酸化膜を用い、ゲート電極には Ti/Au を用いて試作を行った。作製したデバイスは各種電気特性を計測中である。

実験 (Experimental) :

実験には、以下の装置を用いた。

- ・アネルバ社製スパッタ装置 SPC350
- ・電子ビーム蒸着装置 EBX-6D
- ・ブースマイクロテック社製 MA6
- ・長瀬産業社製高耐圧プローバ (特注品)
- ・アジレント社製高周波デバイス測定装置 1501B

結果と考察 (Results and Discussion) :

a-IGZO 層上への絶縁膜並びに配線層の作製パターン並びに作製プロセスを図 1 に示す。

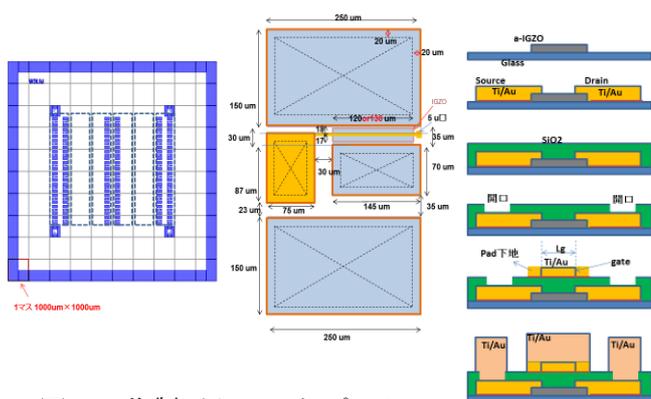


図 1 : 作製パターンとプロセス

今回は MOSFET 形状に仕上げるため、絶縁膜 (SiO₂) はスパッタリングで、配線金属 (Ti/Au) は蒸着で作製し、UV フォトリソグラフィでパターンニングを行った。作製したデバイスの写真を図 2 に示す。

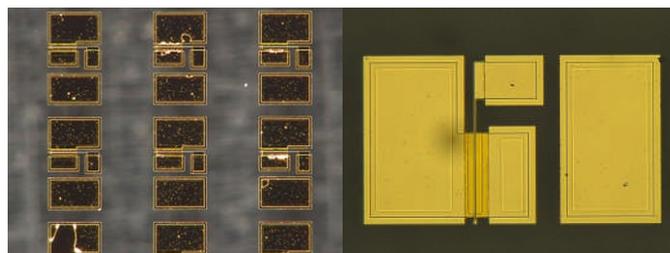


図 2 デバイス構造

図 2 を見ると図 1 の設計パターン通りにデバイスが作製されていることがわかる。現在本デバイスの静特性・高周波特性等を計測中である。

その他・特記事項 (Others) :

- ・今後の課題

現在計測中のデータの速報値を見ると、FET の gm と V_{th} が想定通りの値になっていないようである。この点について今後検討を重ねていく必要がある。

共同研究者等 (Coauthor) :

- 関口哲志 (早稲田大学)
- 由比藤勇 (早稲田大学)
- 加藤邦男 (早稲田大学)

論文・学会発表

(Publication/Presentation) :

なし。

関連特許 (Patent) :

なし。