

※課題番号 : F-12-WS-0025
※支援課題名 (日本語) : Cavity 付シリコンチップの製作
※Program Title (in English) : Fabrication of Si chip with a cavity
※利用者名 (日本語) : 山田 義則
※Username (in English) : Yoshinori Yamada
※所属名 (日本語) : 有限会社ディアックス
※Affiliation (in English) : DIAX Inc.

※概要 (Summary) :

従来の Au 共晶半田の信頼性を確保しつつさらに低温の実装技術のニーズが高い Ag ナノペーストについての検討を進める。今回、もっとも難易度の高い低温気密性封止(Hermetic Seal)を確立する。

※実験 (Experimental) :

以下は cavity を形成した Si チップを製作するために使用した装置である。

①RIE (SAMCO 社製 RIE-10NR : Si 基板に cavity 形成) ②露光装置(ズース社製 MA6) ③スパッタ装置 (SPC350:金属膜形成) ④ブレードダイサーなど

※結果と考察 (Results and Discussion) :

製作した Si チップは 8mm²、cavity 面積 6mm²、チップ厚さ 1mm である。cavity 深さは 10 μ m から 100 μ m まで変えて製作した。

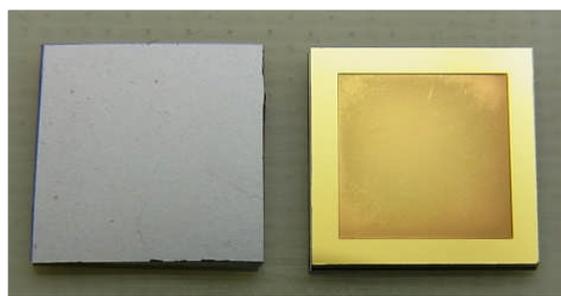


図 1 . Si 基板と基板に cavity を形成した外観図

本チップを使用して Ag ナノペーストによる気密封止 (Hermetic Seal)実験を行った結果を以下に示す。

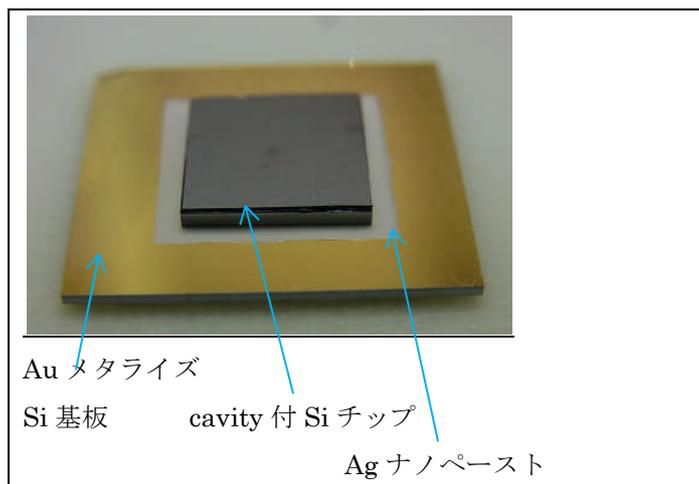


図 2 . N₂ パージおよび真空封止実験に用いた試料の外観

(1) N₂ パージ封止(良好)

温度=200℃、加圧=10MPa @N₂ 雰囲気 He リーク (8×10E-9[atm・cc/s])

(2) 真空封止(良好)

温度=200℃、加圧=10MPa @133Pa
He リーク (8×10E-9[atm・cc/s])

200℃実装を目標にした気密封止実験を行い、N₂ パージ、真空封止とも良好な結果を得た。耐熱性の低い素子(MEMS など)への適用が可能であると共に、省エネ実装が実現できる。

※その他・特記事項 (Others) :

用語説明 :

- Au 共晶半田 :Au-Sn(280℃-300℃融点)、Au-Ge(380-400℃融点)など。
- Ag ナノペースト:Ag ナノ粒子に有機膜を修飾し溶剤に分散させたもの。ナノ粒子は表面エネルギーが高く低温で焼結し易い。

共同研究者等 (Coauthor) :

なし。

論文・学会発表

(Publication/Presentation) :

なし。

関連特許 (Patent) :

なし。