

※課題番号 : F-12-UT-0148
※支援課題名 (日本語) : 省電力・長寿命MEMSメモリを目指すマイクロラッチ機構設計と作製
※Program Title (in English) : Design and Fabrication of Micro-latch for Low-Power, Long-Life MEMS Memory
※利用者名 (日本語) : テイクシェ三田アニエス
※Username (in English) : Tixier-Mita Agnès
※所属名 (日本語) : 東京大学先端科学技術研究センター
※Affiliation (in English) : RCAST, The University of Tokyo.

※概要 (Summary) :

データ保持時間 1000 年以上、データ書き込みエネルギーピコジュールレベル、データ保持エネルギーゼロの低消費電力・長寿命メモリの研究を行っている。このメモリの利用シナリオとして、蓄積するハザード (放射線や化学物質等への総暴露量) の記憶を想定する。提案する多値メモリでは記憶のメカニズムとして、バネに蓄えられた弾性エネルギーによる状態記憶を採用する。これによって小さな電力での書き換えと、さらにデータ保持の安定性を確保することができる。初年度の研究で、マイクロラッチ機構の設計と作製、及びその評価を行った。

※実験 (Experimental) :

平成 24 年 9 月から 25 年 2 月末まで合計 37 日、高速大面積電子線描画装置を用いたチップ直接描画ならびにフォトマスク作製、パターニングした基板の反応性プラズマエッチング装置によるエッチング、シリコン深掘りエッチング装置による後加工、高真空蒸着装置による金属配線、ステルスダイサーによる素子のカット、ならびにドラフトチャンバー潤沢超純水付き等々、全ての公開装置を利用し、本素子に必要な三次元微細加工によるマイクロラッチ機構を作製した。

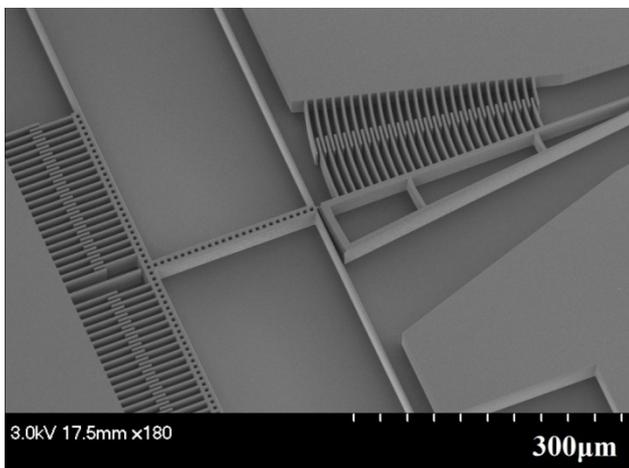


図 作製したマイクロラッチ機構 [1]

※結果と考察 (Results and Discussion) :

プロセス修行を 9 月 4 日から開始し、翌年 2 月までに図のようなシリコン深掘りエッチングによるマイクロラッチ機構を一晩で作製できるスキルが身についた。作製したデバイスを公開装置である振動解析装置 (MSA-500) で評価し、ラッチ部、記録部共に 25 ボルト以下の電圧で動作することを確認できた。

※その他・特記事項 (Others) :

・今後の展望

機構部分の改良を加えるとともに、読み出しのための電子回路を考案・集積化する予定である。

・受賞

IEEE SSCS Kansai Chapter Academic Research Award、
電子情報通信学会集積回路研究専門委員会 (ICD)
「LSI とシステムのワークショップ 2013」(2013.5.17)

共同研究者等 (Coauthor) :

米田佳祐 (東京大学工学部 4 年)

久保田雅則 (東京大学総合研究機構)

三田吉郎 (東京大学大学院工学系研究科)

論文・学会発表

(Publication/Presentation) :

[1]米田 佳祐、久保田 雅則、テイクシェ三田 アニエス、森下 賢志、森 功、保坂 航太、三田 吉郎「省電力・長寿命MEMSメモリを目指すマイクロラッチ機構設計と作製」、システムとLSIのワークショップ 2013、北九州国際会議場、2013.05.13 pp.226-228 (ポスター発表)

関連特許 (Patent) :

なし