

※課題番号 : F-12-UT-0140
※支援課題名 (日本語) : 集積化 MEMS による細胞電位計測システム
※Program Title (in English) : Cell Activity Measurement System by Integrated MEMS
※利用者名 (日本語) : テイクシェミタ アニエス
※Username (in English) : Tixier-Mita Agnès
※所属名 (日本語) : 東京大学先端科学技術研究センター
※Affiliation (in English) : RCAST, the University of Tokyo

※概要 (Summary) :

仏 ENS-Cachan 校と共同研究で、細胞の活動電位を測定するコンパクトな電子機械システムの研究を行っている。細胞の極近傍に情報処理回路を設置することで、①微弱な信号を増幅して外部回路に接続すること、②読み出し回路の並列化、等々の様々なメリットが得られる。LSI チップにマイクロ流路を集積化し、流路を通じて細胞を供給するシステムの実現をめざし、研究を行っている。

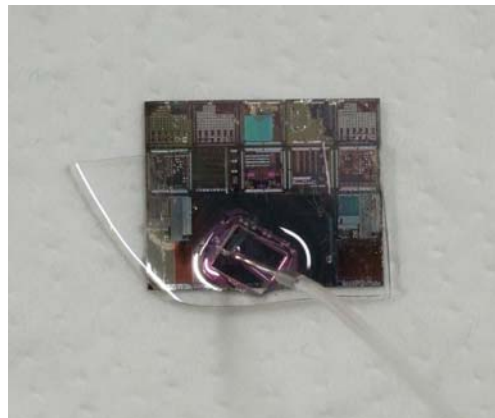


図 1 : 本支援で試作した相乗り LSI チップ上に配線を施したチップ写真

※実験 (Experimental) :

後加工を可能とするために、ウエーハ状態で供給を受けることのできる相乗り型 VLSI 試作メニューを東京大学微細拠点である大規模集積システム設計教育研究センターが提供しているため、その相乗り試作メニューの中から、フェニテックセミコンダクター (岡山県井原市) 社の $0.6\mu\text{m}$ 1 P2M 相乗りテクノロジーに参加した。チップには初期増幅段のテスト回路を搭載した。

供給されたウエーハを、東京大学拠点の公開装置であるステルスダイサーによって、課題申請者のデザインがチップ中央に配置されるようにカットした。続いて、公開装置の面積高速電子線描画装置によって、フォトマスクを描画作製し、マスクを用いて研究室の微細加工装置によって、集積回路側の第二層メタルの電極パッドから「MEMS 領域」と試作で定義された、意図的に回路を搭載していない空き領域 (レチクル全体の下半分領域) に対して測定電極を引き出し加工した。引き続き、研究室の装置を用いて、細胞が透過する予定の流路を加工した。加工後のチップ写真を図に示す。

※結果と考察 (Results and Discussion) :

本プロセスによって、CMOS 集積回路があらかじめ作り込まれたウエーハをチップ状に切り出し、後加工を行なうプロセスが実行可能であることが示された。電子回路の設計ミスにより、実細胞を用いた測定には至らなかった。

※その他・特記事項 (Others) :

今後の展望として、ミスを修正して平成 25 年度の相乗り試作によって VLSI 回路を再度試作し、それに後加工を施してチップを完成させ、実験を行うよていである。

共同研究者等 (Coauthor) :

年吉洋 (東大先端研)
Olivier François (仏 ENS-Cachan)
Bruno le Pioufle (仏 ENS-Cachan)

論文・学会発表

(Publication/Presentation) :

なし

関連特許 (Patent) : なし