

*課題番号 : F-12-UT-0110
 *支援課題名 (日本語) : 選択 Ge 成長膜中の歪み評価 (FIRST/PECST フォトニクス/エレクトロニクス融合システム基盤技術開発)
 *Program Title (in English) : Stress Evaluation in Selectively Grown Germanium on Silicon
 *利用者名 (日本語) : 和田 一実
 *Username (in English) : Kazumi Wada
 *所属名 (日本語) : 東京大学大学院工学系研究科
 *Affiliation (in English) : Department of Materials Engineering, The University of Tokyo

概要 (Summary) :

Si チップ上に Ge 光デバイスを集積することで、光集積回路の実現を目指している。デバイス形状の Ge を Si 上に形成するために必要となるのが、選択成長技術である。選択成長によって形成した Ge は図 1 のように Si 基板と SiO₂ マスクに接する構造を持つため、熱膨張係数の差により応力を受けているのではないかと予測した。Ge に歪が入っているとデバイスとして用いた際の動作波長が変化してしまう。そのため Ge 中の歪の定量的な評価が必要となる。

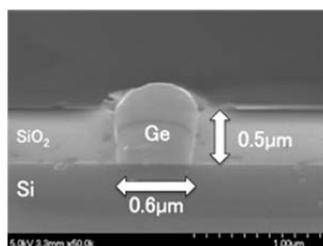


図 1 選択成長 Ge の断面 SEM 像

実験 (Experimental) :

高速大面積電子線描画装置および反応性プラズマエッチング装置を用いることにより、本研究課題は光変調器となる Ge 選択成長用マスクを作製している。また CVD での Ge 成長時にクリーンドラフトおよび超純水を用いてウェハの洗浄を行うことで、非常に結晶性の良い Ge の成長が可能となった。作製した選択成長 Ge を共同研究先の SPring-8 に送り、X 線回折法により Ge 中の歪測定を行った。

結果と考察 (Results and Discussion) :

表 1 に、図 1 の構造の Ge 中の歪を測定した結果を示す。なお、得られた歪が SiO₂ マスクによって導入されたものかどうかを検証するため、Reference としてフッ化水素酸を用いて SiO₂ のみを除去したサンプルの測定も行なった。

	SiO ₂ あり	SiO ₂ なし
導波路垂直方向	-0.15%	-0.02%
導波路平行方向	0.14%	0.14%
基板垂直方向	0.01%	-0.03%

表 1 選択成長 Ge 中の歪

表 1 の結果より、SiO₂ マスクの効果により Ge に圧縮歪が導入されていることがわかった。これは、図 1 の構造を成長温度である 700°C から室温まで冷却した際、SiO₂ と Si の熱膨張係数の差により Ge が側壁から押されるためである。この圧縮歪により、Ge デバイスの動作波長は 15nm 短波長側へとシフトする。したがってこの効果を考慮したデバイス設計が必要となる。

その他・特記事項 (Others) :

本研究では選択成長 Ge 中に-0.15%の圧縮歪が導入されていることを明らかにした。しかし、この大きさの歪では我々の目標とする 1.55 μm の光変調には不十分である。そのため、さらに大きな圧縮歪を導入するため、他の物質をマスクとして用いるなどの新たな方策が必要となる。

共同研究者等 (Coauthor) :

水野泰孝 和田研M2,
津坂佳幸 兵庫県立大学大学院物質理学研究科 (SPring-8) 教授

論文・学会発表

(Publication/Presentation) :

なし

関連特許 (Patent) :

なし