

*課題番号 : F-12-UT-0038
*支援課題名 (日本語) : シリコンベース多端子デバイスによるスピン注入と検出
*Program Title (in English) : Spin injection and detection in silicon-based multi-terminal device
*利用者名 (日本語) : 佐藤彰一、中根了昌、田中雅明
*Username (in English) : S. Sato, R. Nakane, M. Tanaka
*所属名 (日本語) : 東京大学大学院工学系研究科
*Affiliation (in English) : Graduate School of Engineering, University of Tokyo

*概要 (Summary) :

電子スピンを利用した半導体新機能デバイス[1-3]の実現のためには、スピン注入におけるスピン偏極率の保存率とシリコンチャンネル中でのスピン偏極率の寿命といった重要な物理量の定量評価が必要である。しかしながら、磁性体の漏れ磁場が大きく影響を与える可能性が指摘されており[4]、詳細な解析が求められている。

*実験 (Experimental) :

高速大面積電子線描画装置

デバイスの構造最適化のため、直接描画によってリソグラフィを行った。

マスク・ウェーハ自動現像装置群

最適化された条件でマスクを作製し、フォトリソグラフィによって Fe/SiO₂/Si トンネル構造を持つ多端子スピン注入デバイスを作製した。

ブレードダイサー

シリコン基板からのチップの切り出しと、デバイスプロセス後のダイの切り出しに利用した。

*結果と考察 (Results and Discussion) :

作製した多端子デバイスにおいて三端子ハンル効果[5,6]を測定し、その磁場角度依存性から異方的な漏れ磁場の存在が示唆された。そのため新しい漏れ磁場のモデルを仮定し計算を行った所、実験とほぼ一致する結果が得られた。フィッティングパラメータから漏れ磁場の大きさと緩和時間を評価した。その結果、漏れ磁場による影響が非常に大きいため、三端子ハンル効果から緩和時間の見積もりは難しいとの結論が得られた。これはシリコンチャンネル層へのスピン注入と矛盾する結果であり、界面準位の影響が考えられる。

*その他・特記事項 (Others) :

・今後の課題

シリコンチャンネルへのスピン注入には、漏れ磁場の低減、界面準位の低減が必要と考えられる。これまでのデバイス作製技術と真空一環で製膜が可能な蒸着装置を利用し、これらの問題を解決する予定である。

・参考文献

[1] S. Sugahara and M. Tanaka, Appl. Phys. Lett, **84**, 13 (2004). [2] S. Sugahara and M. Tanaka, ACM Transactions on Strage **2**, 197 (2006). [3] M. Tanaka and S. Sugahara, IEEE Trans. Electron Devices **54**, 961(2007). [4] F. G. Monzon and M. L. Roukes, J. Magn. Magn. Matr. **198** 628 (1999).[5] S. P. Dash et al. Nature **462**, 491 (2009), [6] S. P. Dash et al. Phys. Rev. B **84** (2011).

共同研究者等 (Coauthor) :

佐藤彰一、中根了昌、東京大学大学院工学系研究科 電気系工学専攻
論文・学会発表

(Publication/Presentation) :

S. Sato, R. Nakane, and M. Tanaka, "Analysis of 3-terminal Hanle signals in Si-based spintronic devices", APS March meeting, Baltimore, USA, March 18, 2013.

R. Nakane, S. Sato, S. Kokutani, and M. Tanaka, "Appearance of Anisotropic Magnetoresistance and Electric Potential Distribution in Si-Based Multiterminal Devices With Fe Electrodes" IEEE Mag. Soc., Vol. 3, 3000404 (2012).