

※課題番号 : F-12-UT-0017
※支援課題名 (日本語) : 3次元集積回路
※Program Title (in English) : Three-Dimensional Integration of Circuits
※利用者名 (日本語) : 年吉 洋
※Username (in English) : Hiroshi Toshiyoshi
※所属名 (日本語) : 東京大学先端科学技術研究センター
※Affiliation (in English) : Research Center for Advanced Science and Technology, The University of Tokyo

※概要 (Summary) :

LSIを集積化したSOI基板どうしを、TSVではなく金属バンプにより貼り合わせて、機械的かつ電氣的に接合する技術を開発した。また、接合による集積回路の特性劣化の程度を実験的に検証し、プロセス由来の劣化要因は無視できることを確認した。

※実験 (Experimental) :

ナノテクノロジープラットフォーム施設が管理する電子ビーム描画装置を利用してフォトマスク (5インチ) を製作し、東京大学生産技術研究所のMEMS系クリーンルームを使用して接合部分の電極を形成し、予備実験を行った。

※結果と考察 (Results and Discussion) :

FDSOI基板中に製作したトランジスタの特性を基板の表面と裏面から計測し、特性に差異が無いことを確認した。これにより、SOI層に製作したトランジスタを積層して、集積回路を3次元化可能であることを実験的に示した。

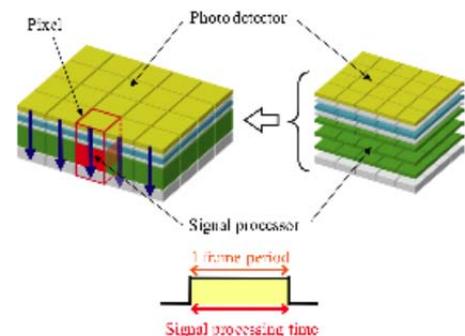


図1 3次元集積回路の概念図 (イメージング素子)

※その他・特記事項 (Others) :

なし

※共同研究者等 (Coauthor) :

後藤正英、NHK放送技術研究所

※論文・学会発表

(Publication/Presentation) :

M. Goto, K. Hagiwara, Y. Iguchi, H. Ohtake, T. Saraya, H. Toshiyoshi, and T. Hiramoto, "Development of Novel MOSFET with Front and Back Side Electrodes for 3D-Structured Image Sensors," The 1st Int. Symp. on More-than-Moore, the 222nd Meeting of the Electrochemical Society / The 2012 Pacific Rim Meeting on Electrochemical and Solid-State Science (PRiME), Hawaii Convention Center, Hawaii, US, Oct. 7-12, 2012.

※関連特許 (Patent) :

なし