

※課題番号 : F-12-UT-0015  
※支援課題名 (日本語) : ステルスダイサーを使った素子のカット  
※Program Title (in English) : Device separation with stealth dicing  
※利用者名 (日本語) : 植木 真治, 西森 勇貴  
※Username (in English) : Shinji Ueki and Yuki Nishimori  
※所属名 (日本語) : 技術共同組合 BEANS 研究所  
※Affiliation (in English) : BEANS Laboratory

※概要 (Summary) :

SOI ウエハー上に作製したリリース後の可動構造を含む MEMS デバイスを素子分離するためにステルスダイサーを使用した。ステルスダイサーは、本件のような一般的なダイシングソーやスクライバーでは切断が行えないサンプルに対して、精密に位置合わせを行って劈開のための改質層を導入することができるため、大変便利な装置である。

※実験 (Experimental) :

基板からリリースされた脆弱構造を含む MEMS デバイスが載った厚さ 700 ミクロン程度の SOI チップ (2cm 角) を 1mm 角に素子分離するためにステルスダイサーによる切断を試みた。埋め込み酸化膜の存在によりレーザーの集光度合いや集光深さが変化することを考慮して、改質層の密度を増やししながら数回ダイシングを実施して断面観察を行い条件の最適化を行った。最終的に裏面から表層にわたっておよそ 5 本 / 100 ミクロンの密度で改質層を形成した。その後、テープエキスパンダーによるウエハー拡張でチップ分離を行った。

※結果と考察 (Results and Discussion) :

テープエキスパンダーによる拡張では装置の限界までテープを拡張させてもチップ分割が起こらなかった。ピンセットでつかんで折ることで 2mm 角に分離させた。

顕微鏡による断面観察とフィードバックの結果、ある 1 断面内の大部分で改質層はウエハー深さ方向にほぼ均等に分布できており、密度も通常の 2 倍以上にすることが出来たが、一部改質層が確認できない場所が存在していた。2cm 角チップの中でも割れやすい場所と全く割れない場所が存在したことから、不均一な BOX 層の厚さが影響してチップ全域での均一な改質層の形成に失敗した可能性がある。

※その他・特記事項 (Others) :

安定したカットのため、SOI 基板における改質層の形成メカニズムについて明らかにする必要がある。

共同研究者等 (Coauthor) :

杉山正和、東京大学大学院工学系研究科

論文・学会発表

(Publication/Presentation) :

なし

関連特許 (Patent) :

なし