

＊課題番号 : F-12-UT-0013
 ＊支援課題名 (日本語) : 内閣府／日本学術振興会 最先端・次世代研究開発支援プログラム 「集積化MEMS技術による機能融合・低消費電力エレクトロニクス」
 ＊Program Title (in English) : Integrated MEMS Technology for Multi-functional Low Power Electronics, Funding Program for Next Generation World-Leading Researchers (the Japan Society for the Promotion of Science / initiated by the Council for Science and Technology Policy)
 ＊利用者名 (日本語) : 年吉 洋
 ＊Username (in English) : Hiroshi Toshiyoshi
 ＊所属名 (日本語) : 東京大学先端科学技術研究センター
 ＊Affiliation (in English) : Research Center for Advanced Science and Technology, The University of Tokyo

＊概要 (Summary) :

半導体エレクトロニクスでは、高速動作と低電圧動作を追求するためにゲート長数十ナノメートルの微細化が進められている。このため、必然的にトランジスタOFF時のリーク電流が顕在化しつつある。これを低減する方策として、通常は回路ブロックとGND電位との間にパワーゲートスイッチを挿入する方法がとられているが、これもトランジスタスイッチである以上、有限なリーク電流を持っている。そこで、パワーゲートスイッチに相当する部品として、MEMS型の接点開閉スイッチをLSI上に集積化する手法を検討する。これにより、LSIの待機時間における消費電力を極限までゼロに近づける。

＊実験 (Experimental) :

ナノテクノロジープラットフォーム施設が管理する電子ビーム描画装置を利用してフォトマスク (5インチ) を製作し、東京大学生産技術研究所のMEMS系クリーンルームを使用してパワーゲートスイッチを製作し、その特性を実験的に検証した。

＊結果と考察 (Results and Discussion) :

パワーゲートスイッチをLSI基板上に製作するために、低温プロセスである金属メッキを用いてMEMS加工する方法を検討した。その結果、銅メッキ層を犠牲層として、構造体を金メッキで製作することにより、可動接点構造を静電駆動型のアクチュエータとし

て製作できることを実験的に示した。

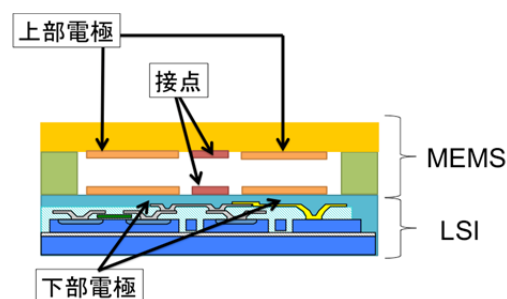


図1 MEMSパワーゲートスイッチの断面構造

＊その他・特記事項 (Others) :

H. Yasuda, H. Fujita, and H. Toshiyoshi, "An Integrated MEMS Switch for Low Power Electronics," Int. Workshop on Micro/Nano-Engineering, Dec. 17-18, 2011, Rohm Plaza, Katsura Campus, Kyoto University, FB-16.

共同研究者等 (Coauthor) :

安田秀幸 (修士学生)

論文・学会発表

(Publication/Presentation) :

なし

関連特許 (Patent) :

なし